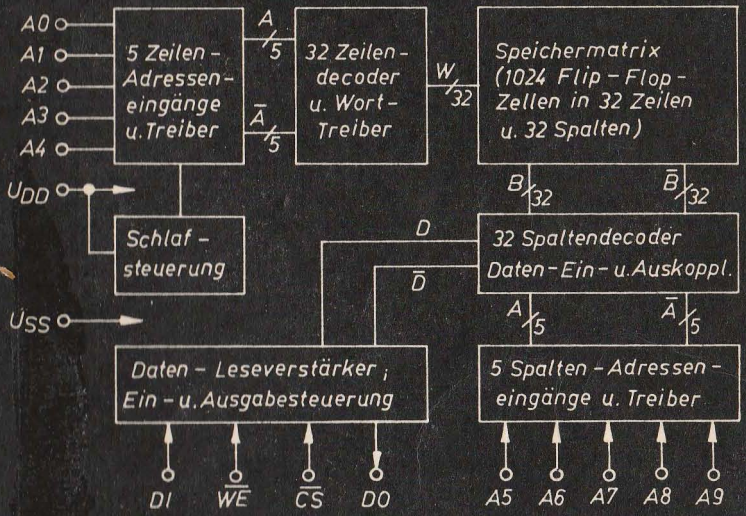
amateurreihe

electronica



K.-H. Bläsing
K. Schlenzig

198

Experimente mit Speicher-schaltkreisen

electronica · Band 198

KARL-HEINZ BLÄSING, KLAUS SCHLENZIG

Experimente mit Speicherschaltkreisen

MILITÄRVERLAG
DER DEUTSCHEN DEMOKRATISCHEN
REPUBLIK

1. Auflage
© Militärverlag
der Deutschen Demokratischen Republik (VEB) — Berlin, 1982
Lizenz-Nr. 5 LSV: 3539
Lektor: Rainer Erlekampf
Zeichnungen: Marion Schilling
Typografie: Helmut Herrmann
Printed in the German Democratic Republic
Gesamtherstellung: Druckerei Märkische Volksstimme Potsdam
Redaktionsschluß: 20. Oktober 1981
Bestellnummer: 746 404 8
DDR 1,90 M

Inhaltsverzeichnis

Vorwort		5
1.	**Grundlagen statischer Schreib-Lese-Speicher (RAM)**	7
1.1.	Kleinste Speicherzelle	9
1.2.	Ansteuerung	10
1.3.	Datensicherung	12
2.	**Dynamische RAM**	13
3.	**Typenbeispiele statischer RAM**	14
3.1.	Einfache TTL-Schreib-Lese-Speicher	14
3.2.	*MH 7489*	15
3.3.	*U 202 D (S 202 D)*	16
4.	**Adressenanzeige**	23
4.1.	Experimente mit dem *7489*	23
4.2.	Adressenzähler von 0 bis 7	26
5.	**Morseübungsgerät mit *S 202 D***	28
5.1.	Forderungen an exakte Morsezeichen	28
5.2.	Forderungen an einen automatischen Morsezeichengeber	29
5.3.	Speicherplatzbedarf, Matrix und Konsequenzen	29
5.4.	Stromlaufplan	31
5.5.	Stromversorgung	36
5.6.	Aufbau	38
5.7.	Erweiterungen und Alternativen	40
6.	**Elektronische Spieldose mit *4×S 202 D***	41
6.1.	Tastenfeld	43
6.2.	Tongenerator, Teiler und Tonsteuernetzwerk	46
6.3.	NF-Verstärker	47
6.4.	Netzteil	49
6.5.	Übersicht und Gesamtfunktion der Spieldose	50
6.6.	Tastenfeld mit Coder	54
6.7.	Tongenerator mit diskretem Decoder	54
6.8.	Speicherblock	59

6.9. Adressierung 64
6.10. Hinweise zum Speichern von Melodien 74
6.11. Stromversorgung 75
6.12. Melodieauswahl 79
6.13. Leiterplattenfolien 86
6.14. Melodieprogramme 86
6.15. Integrierte Decoder für den Tongenerator 89

7. Melodierecorder 91

8. Polyfone Melodiespeicherung 94

9. Lichtmengenschalter mit Zeitintervallspeicher 96
9.1. Bisheriger technischer Stand 96
9.2. Zeitintervallspeicher mit *S 202 D* 97
9.3. Betrachtungen zur Taktfrequenz 98
9.4. Analog-Steuerteil 100
9.5. Memory-Lichtmengenschalter 101
9.6. Abgleich 106
9.7. Bedienung 107

Vorwort

Speicherschaltkreise sind wichtige Peripheriebauelemente zu Mikroprozessoren. Sie gewinnen damit erheblich an Bedeutung in dem Maße, in dem Mikroprozessoren in alle Bereiche unseres Lebens vordringen. Der gegenwärtig bekannteste Aspekt ist sicherlich der stark zunehmende Einsatz von „Industrierobotern". Mit diesen Vorboten der vollautomatischen Produktion wird unsere Industrie in den nächsten Jahren in der Lage sein, sich am Weltniveau auf industriellem Gebiet erfolgreich zu messen. Nichtlöschbare oder auch beliebig neu ladbare Festwertspeicher (vom ROM bis zum EPROM) enthalten die „Fähigkeiten" eines solchen Roboters als Programm. Sie bestimmen, wofür er eingesetzt werden kann. Bei Bedarf werden ihm durch Speicherwechsel oder -ergänzung neue oder umfassendere Eigenschaften „eingepflanzt". Jederzeit innerhalb seiner Tätigkeit beliebig lad- und löschbare Speicher mit schnellem, wahlfreiem Zugriff (RAM) sind das „Gedächtnis" des Roboters, bestimmen seine Lernfähigkeit, machen ihn für manche science-fiction-Autoren zum „Konkurrenten" oder gar zur Gefahr für den Menschen.
Speicherschaltkreise mit 1 kbit Kapazität sind seit 1981 auch für den Amateur erhältlich. Mit dem *S 202 D* entstand sogar ein spezieller Amateurtyp. Ein RAM hat aber nicht nur mit dem Mikroprozessor zusammen Bedeutung. Gerade an Objekten mit wesentlich kleinerem Aufwand, die sich gleichzeitig viel besser überschauen lassen, wird deutlich, was ein RAM ist, was es kann und wie man mit ihm umgehen muß. Das wird um so interessanter, je besser sich das Ergebnis nutzen läßt. Die im folgenden beschriebenen Objekte enthalten als Grundbauelement ein oder mehrere *S 202 D* und bieten mit digitalen Mitteln (ein RAM speichert ja nur L und H) analoge Wirkungen. Zu einem davon existieren sogar bereits ätzfeste Leiterbilder, denn es wurde in kleinerem Rahmen als Bauplan erarbeitet. Andere Beispiele liegen „nur" bis zum Stromlaufplan oder auch bis zum Leiterbild ohne „Folienbasis" vor. Schließlich enthält die Broschüre einige Anregungen zum Weitermachen, die lediglich skizzenhaft angedeutet werden konnten. Man bedenke, daß der Anwendungsspiel-

raum dieser Speicher überaus komplex ist. Allein das Thema Musikelektronik (in Verbindung mit automatisch wiederholbaren Abläufen wohl dabei das interessanteste) läßt eine Unzahl weitergehender Vorhaben zu, bei denen der Speicher selbst zwar eine unbedingte Voraussetzung, schließlich aber nur einen geringen Teil des gesamten Umfangs darstellt. Es soll auch nicht verschwiegen werden, daß manche Objekte mit dem bei Abschalten der Betriebsspannung (abgesehen von der möglichen „Schlafstufe" mit kleinerer Spannung) seinen Inhalt „vergessenden" RAM besser mit einem möglichst schon vom Schaltkreishersteller fest zu programmierenden ROM zu realisieren wären. Doch das liegt dann wieder jenseits der Sphäre des Amateurs. Gerade für ihn aber ist diese Broschüre gedacht. Die Autoren hoffen, daß diese Lektüre wirksam das Verständnis und den Einsatz von Speicherschaltkreisen fördert.

Berlin, im Sommer 1981

K.-H. Bläsing
K. Schlenzig

1. Grundlagen statischer Schreib-Lese-Speicher (RAM)

Moderne Elektronik und Datenverarbeitung sind eng verbunden. Beide werden durch Digitaltechnik, die mit den Zuständen low (L) und high (H), also (in positiver Logik) den binären Informationswerten 0 und 1 arbeitet, verknüpft. Analoge Eingaben (vom einfachen Meßwert in einer Produktionsanlage bis zur Sprache) wandeln spezielle Einheiten in binäre Informationen um, deren kleinste Informationseinheit bekanntlich das bit ist. Bei einer „Wortbreite" von 4 bit lassen sich die Zahlen 0 bis 15 im 1-2-4-8-Kode in Form von 0-1-(L-H-) Gruppen ausdrücken. Die 4 Stellen in diesem „Wort" haben die Wertigkeiten 2^0 bis 2^3. In logischen Schaltungen werden diese Informationen verarbeitet: Entweder lösen sie direkt Aktivitäten aus (etwa auf die Änderung eines Meßwerts hin) oder auch nach Zwischenspeicherung. Es leuchtet ein, daß man binäre Informationen speichern kann. Schon ein 4stelliger Tastenschalter kann ein 4-bit-Wort speichern. Dort, wo 1 erscheinen soll, liegt der Kontakt am logischen Pegel high, für 0 an low. Das läßt sich „abfragen" — beliebig und beliebig oft —, und man kann diesen Schalter jederzeit neu laden. Da jede seiner Stellen ohne weiteres erreicht werden kann („wahlfrei"), wählte man im Englischen für diese Speicherart den Begriff RAM (*random access memory*). Genauer müßte man ihn *Schreib-Lese-Speicher mit wahlfreiem Zugriff* (und zerstörungsfrei lesbarer Information!) nennen.

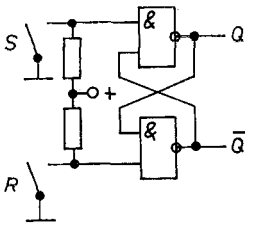
Soll ein solches 4-bit-Wort für immer gespeichert werden und jederzeit abgerufen werden können, so ist das Schalterbeispiel ein hoher Aufwand. 4 Drähte, fest mit den gewünschten Spannungen (also H oder L) verbunden, tun es dann auch. So entsteht ein ROM (*read only memory*, deutsch auch Festwertspeicher). Nun ist das Beispiel — wie alle Beispiele — nicht „hundertprozentig". Eine wichtige Aussage fehlt, und sie kann nur am Objekt geklärt werden. Das Objekt aber ist ein Halbleiterchip. Auf ihm befinden sich auf kleinstem Raum viele Speicherzellen. Beim ROM wird dabei — vereinfacht gesagt — die Information „aufgedruckt". Dann handelt es sich um ein maskenprogrammiertes ROM. Das Programmieren übernimmt bereits der Hersteller. Will der An-

wender erst bei Bedarf laden, so benötigt er ein PROM (*programmierbares ROM*). Bildlich gesprochen, werden dann den einzelnen Speicherplätzen die Informationen „eingebrannt", Verbindungen nach L oder H hergestellt.

Eine besonders günstige ROM-Art ist das EPROM (*erasable PROM*). Durch Ladungsspeicherung gelingt zum einen nichtflüchtige Informationseingabe, zum anderen hat dieses Bauelement ein Quarzfenster, welches ultraviolette Strahlung durchläßt. Legt man eine solche Schaltung eine gewisse Zeit unter die Höhensonne, so verschwindet die Ladung (es wird gelöscht), und das EPROM kann neu geladen (programmiert) werden.

Zwischen derzeit erhältlichen RAM und ROM besteht nun ein ganz wichtiger Unterschied: Ein einmal geladenes ROM behält sein Informations-„Muster" auch in der Aufbewahrungsschachtel, d. h., es ist auch ohne Betriebsspannung stabil. Ein übliches RAM dagegen verliert seine Information bei Abschalten der Betriebsspannung. Es bleibt also nur in einer Schaltung, die ständig mit Spannung versorgt, verwendbar. Der Grund liegt in der Art der Speicherung. Ein RAM ist (in üblicher Technologie) eine Anordnung von vielen bistabilen Zellen (Flip-Flop). Dazu Bild 1.1: Ein „gesetztes" Flip-Flop führt am Ausgang Q den Zustand H und an $\overline{Q}$ den Zustand L. Wird es zurückgesetzt („Reset"), so kehren sich beide um: L an Q, H an $\overline{Q}$. Wenn also z. B. in einer Anordnung von 4 Flip-Flop das erste und das vierte gesetzt wurden, kann an den 4 Ausgängen 1001 „gelesen" werden, was im Dualkode $2^3 + 2^0 = 9$ heißt. Nach Ab- und wieder Anschalten der Betriebsspannung liest man dagegen (bei automatischem Einschalt-Reset) 0000 = 0.

Warum aber RAM, wenn ROM auch nach Abschalten einer Betriebsspannung ihre Informationen behalten? Der Grund liegt im unterschiedlichen Einsatz. ROM sind „feste Programmgeber",



S	R	Q	$\overline{Q}$
L	H	H	L
H	L	L	H

Bild 1.1
RS-Flip-Flop als 1-bit-Speicher: Ein L-Impuls an S liefert ein bleibendes H an Q; über L an R ergibt sich L an Q

denen man durch (getaktetes) Herauslesen in einer bestimmten Reihenfolge Befehle für digitale Schaltungen (jederzeit) entnehmen kann – für Maschinensteuerungen, für Rechner, für Schriftzeichen usw. Einem RAM dagegen bietet man z. B. die während eines solchen Ablaufs anfallenden Daten an, speichert sie vorübergehend und holt sie bei Bedarf heraus, kann neue einschreiben usw. Wesentlich für seinen Einsatz ist dabei die Tatsache, daß sich ein RAM (z. B. der Art des *S 202 D*) mit relativ kleinem Aufwand sowohl schnell laden als auch lesen läßt. Dabei sollen allerdings die Daten u. U. jahrelang eingeschrieben bleiben. Dem kommt z. B. der *S 202 D* mit einer energiesparenden „Schlafstufe" entgegen.

1.1. Kleinste Speicherzelle

Bereits in Bild 1.1 wurde die grundsätzliche Art der Informationsspeicherung in statischen Speichern angedeutet. Auf dieser Grundschaltung basieren einfachste Speicher, die sich z. B. in TTL-Technik aus 2 Gattern zusammensetzen lassen oder für die man je bit ein integriertes Flip-Flop, etwa nach Art des *D 174*, benutzen kann. Für größere Datenmengen hat sich beim RAM die N-Silikon-Gate-Technologie (NSGT) durchgesetzt [1] [2]. Typisch für solche Speicher ist bei der Organisationsform n × 1 (also jedes bit einzeln, „Wortbreite" 1 bit) die 6-Transistor-Speicherzelle (Bild 1.2). In dieser Darstellung erkennt man ein MOS-Transistor-Flip-Flop mit Arbeitswiderständen, die ebenfalls aus MOS-Transistoren gebildet werden, und mit den beiden für das Anwählen erforderlichen MOS-Transistoren. Da man ein

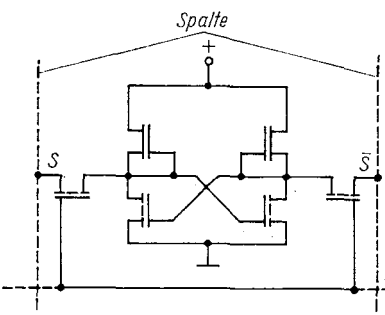


Bild 1.2
6-Transistor-Zelle
eines statischen RAM

solches Flip-Flop ja nur dadurch in seinem Zustand verändern kann, daß der jeweils auf H liegende Ausgang auf L gezogen wird, müssen beide Seiten des Flip-Flop zugänglich sein. Die jeweils auf L liegende Seite ist für die Stromaufnahme des RAM verantwortlich. Der z. Z. für den Amateur greifbare Speicherschaltkreis *S 202 D* (Amateurvariante des *U 202 D*) benötigt für seine 1024 Speicherzellen plus Peripherieschaltung maximal etwa 100 mA (im Mittel 30 mA) bei 5 V. Man bedenke, daß dieser Schaltkreis 6924 MOS-Transistorelemente enthält!

1.2. Ansteuerung

Für das Verständnis der inneren Organisation von Schreib-Lesespeichern bilden einfache Speicherzellen wie der *D 174* eine gute Ausgangsbasis [3]. Der in Abschnitt 1.1. pauschal als „Peripherieschaltung" angesprochene Teil eines Speicherschaltkreises ist nämlich die Voraussetzung dafür, daß überhaupt eine größere Anzahl von Speicherzellen in einem Gehäuse mit relativ wenigen Anschlüssen einzeln zugänglich gemacht werden kann! Die „Entwicklung" dieses Problems soll durch die folgenden Bilder belegt werden. Bild 1.3. zeigt nochmals einen 1-bit-Speicher, diesmal in Form eines halben *D 174*. Die an D anliegende Information (L oder H) wird in den Speicher eingeschrieben, sobald am Takteingang ein Pegelsprung von L auf H erscheint. Die Information muß eine gewisse Zeit vor und nach diesem Sprung anliegen, um einwandfrei gespeichert zu werden. Sie läßt sich am Ausgang Q (und ihr Komplement an $\overline{Q}$) jederzeit nichtflüchtig abfragen.
Gemäß Bild 1.4 erlaubt der *D 174* zum einen einen 2-bit-Speicher im Sinne eines „Wortes" von 2 bit Breite. Die beiden Dateneingänge übernehmen zur selben Zeit die anliegenden Informationen, sobald wieder ein L/H-Sprung an den Takteingang gelangt.

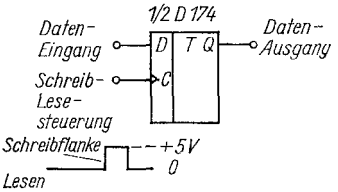


Bild 1.3
1/2 *D 174* als 1-bit-Speicher

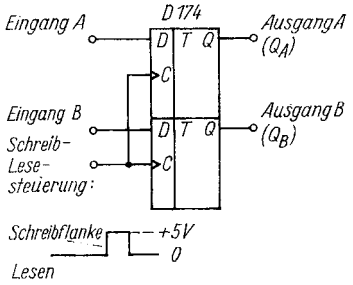


Bild 1.4
D 174 als 1 × 2-bit-Speicher

An den Ausgängen Q_A und Q_B steht das 2-bit-Wort mit seinen möglichen Kombinationen danach zur Verfügung. Zum anderen kann ein *D 174* jedoch auch als 2-bit-Speicher für 2 je 1 bit breite „Worte" benutzt werden. Nach Bild 1.5 muß dazu bereits „selektiert" werden. Der als 2poliger Doppelschalter dargestellte Adressenwähler schaltet dazu sowohl für das Einschreiben den Takt an den gewünschten Speicherplatz wie für das Auslesen den Ausgangsanschluß an den Ausgang des gewünschten Speichers. Am Beispiel eines Speichers mit insgesamt 64 Plätzen wurde in [3] gezeigt, auf welch unterschiedliche Arten sich diese Plätze intern verknüpfen lassen und welche Anschlüsse dazu extern erforderlich sind. Nur durch eine geeignete Kodierung läßt sich die Zahl der Steuerleitungen in vernünftigen Grenzen halten. Das wird weiter unten am Beispiel des *S 202 D* noch näher erläutert. Als

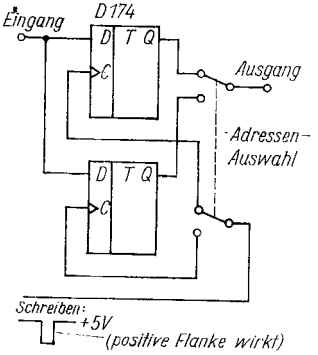


Bild 1.5
D 174 als 2 × 1-bit-Speicher

Konsequenz dieser Überlegung sind die Adressen der einzelnen Speicherplätze binär kodiert.
Neben der Adressierung jedes Speicherplatzes muß ein RAM noch mindestens über einen Datenein- und einen Datenausgang verfügen (Organisation n × 1). Die Organisation n × m erfordert entsprechend m Dateneingänge, die gleichzeitig angesteuert werden, und m Datenausgänge, die parallel ausgeben. Ein- und Ausgänge können, wenn intern umgeschaltet wird, auch an den gleichen Anschlüssen liegen. m Speicher der Organisation n × 1 eignen sich als 1 Speicher der Organisation n × m, denn die Adressenleitungen können parallelgeschaltet werden.
Sie lassen sich jedoch auch als (n · m) × 1 benutzen. Das setzt voraus, daß ihre Ausgänge Tri-State-Verhalten[1]) aufweisen, was mit einem Eingang *chip select* gesteuert werden kann. Dann lassen sich nicht nur die Adressen-, sondern auch die Datenanschlüsse parallelschalten. Der *S 202 D* z. B. ist für diese „Kaskadierung" geeignet.

1.3. Datensicherung

Das Problem üblicher RAM besteht darin, daß sie zum „Datenhalten" Energie benötigen. Schon die Möglichkeit, diese Energie in den Betriebspausen wirksam zu reduzieren, wird daher vom Anwender begrüßt. So hat der *U 202 D* eine „Schlafstufe", die automatisch bei Absenken der Betriebsspannung unter etwa 3 V eingeschaltet wird. In diesem Zustand können Signale aus der „Umwelt" den Speicher nicht erreichen, und man kann auch keine Daten auslesen.
Mit einer fest angeschlossenen Batterie der für die Anwendung entsprechenden Kapazität in Verbindung mit einer Übernahmeautomatik im Netzteil ist es also möglich, diesen Nachteil üblicher RAM in Grenzen zu halten. (Man bedenke, daß die Stromaufnahme nur wenig zurückgeht, daß aber eben weniger Spannung anliegen muß.) Neuere Entwicklungen (CMOS) führten inzwischen im Weltmaßstab zu RAM mit einer Schlafstromaufnahme im Mikroamperebereich. Sie stehen allerdings dem Amateur z. Z. noch nicht allgemein zur Verfügung.

[1]) Das bedeutet, daß der Ausgang nicht nur auf L oder H liegen, sondern auch in einen hochohmigen Zustand gebracht werden kann.

2. Dynamische RAM

Wo große Datenmengen zu speichern sind — z. B. in Mikrorechnern —, zählt jedes Element auf dem Chip. Auch die mit zunehmender Funktionsdichte wachsende Verlustleistung erreicht bald eine kritische Grenze. Einen Ausweg bietet der dynamische Schreib-Lese-Speicher. Gemäß Bild 2.1. [4] genügt prinzipiell ein MOS-Transistor-Element (zusammen mit den beiden Ankoppelstufen) zur Datenspeicherung. Dazu werden die Gatekapazität und die Source-Sperrschichtkapazität des Schreibtransistors benutzt. Diese Ladung ist jedoch flüchtig. Man muß sie daher zyklisch im Millisekundenbereich „auffrischen". Dazu enthält jede Spalte der Speichermatrix einen Auffrischverstärker, der durch zyklisches Durchschalten der Zeilenadresse jeweils für die angewählte Zeile die Informationen der betreffenden Zellen aller Spalten aufnimmt, verstärkt und wieder im richtigen Sinne einschreibt. Man benötigt einen externen Takt und eine Steuerschaltung. Hinzu kommen externe Treiber (*z. B. D 461*) und — auf Grund des kleinen H-Pegels am Ausgang — Verstärker (*D 122*) sowie bei manchen Typen mehrere Betriebsspannungen. Dynamische RAM werden in dieser Broschüre nicht berücksichtigt.

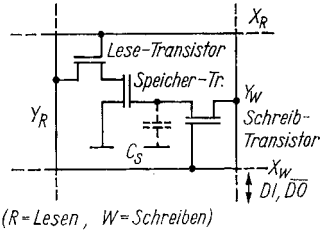


Bild 2.1
Zur Funktion eines dynamischen RAM

3. Typenbeispiele statischer RAM

Der Amateur kann derzeit aus eigener bzw. (je nach Angebotslage) aus RGW-Produktion einige TTL- und 2 MOS-Typen erhalten.

3.1. Einfache TTL-Schreib-Lese-Speicher

Die Möglichkeit, aus integrierten Einzel-Flip-Flop Speicher kleiner Kapazität zusammenzusetzen, wurde bereits in Abschnitt 1.2. angedeutet. Eine solche Maßnahme hat angesichts des hohen Verbindungs- und Energieaufwands im Verhältnis zur erzielbaren Speicherplatzzahl nur für spezielle Einsätze Sinn. Darunter fallen z. B. Speicher innerhalb von Überwachungseinrichtungen, die durch äußere Ereignisse „gesetzt" und zu einem beliebigen Zeitpunkt abgefragt werden können. (Spielerische Anwendung, die aber erst in CMOS-Technik Sinn hat, ist das externe Abfragen eines Briefkasteninhalts o. ä.) Als TTL-Speicher kleiner Kapazität sind u. a. geeignet (Bild 3.1): *D 174* (2 D-Flip-Flop) (VEB Kombinat *Mikroelektronik*), *MH 7475* (4 D-Flip-Flop) (*TESLA* ČSSR).

Der kleinste (und wohl älteste) unmittelbar als RAM konzipierte TTL-Speicher ist der *D 181* (VEB Kombinat *Mikroelektronik*, Bild 3.2). Er enthält 16 Flip-Flop in einer 4×4-Matrix und eine Steuerlogik. 4 X- und 4 Y-Adresslinien sind für die 16 × 1-bit-Adressierung vorgesehen. Zum Einschreiben (Setzen) sind 2 Dateneingänge vorhanden: Bei H an W1 und L an WO wird ge-

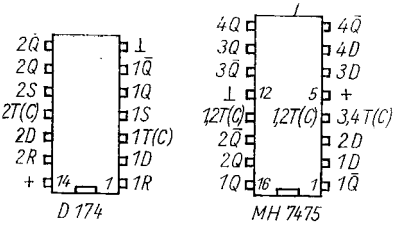


Bild 3.1
Anschlußbelegung vom *D 174* (2 D-Flip-Flop) und vom *MH 7475* (4 D-Flip-Flop)

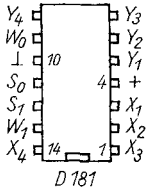


Bild 3.2
Anschlußbelegung des
16 × 1-bit-RAM *D 181*

setzt; im umgekehrten Falle wird gelöscht. Ein Auslesen während des Einschreibens ist nicht möglich. Erst nach Abschalten des Schreibimpulses erscheint die Information am Datenausgang. Es sind 2 Datenausgänge mit offenen Kollektoren vorhanden. Als Adresse für das gewünschte Flip-Flop gilt H-Pegel an den zugehörigen Adresslinien X_n und Y_m (n, m 1 bis 4). Gleichzeitig muß L an den übrigen Adressen- und an den beiden Dateneingängen anliegen. Je nach Belegung des gerade adressierten Platzes wird nun der Ausgangstransistor eines der beiden Leseverstärker durchgesteuert: bei gesetztem Flip-Flop S1, bei nichtgesetztem (gelöschtem) S0. Man erkauft sich die Funktion dieses (allerdings relativ schnellen) Speichers (alle Zeitdaten liegen weit unter 100 ns) mit wenigstens etwa 70 mA und — wie die Beschreibung zeigte — mit einigem externen Aufwand.

3.2. *MH 7489*

Der in TTL-Technik erste auch für Amateure wirklich interessante RAM-Schaltkreis war der 7489, als *MH 7489* z. B. von *TESLA* angeboten (Bild 3.3). In der Speicherkapazität entspricht er in etwa 4 × dem *D 181* bei nur wenig mehr Strombedarf (105 mA). Er hat jenem gegenüber jedoch entscheidende Vorzüge, abge-

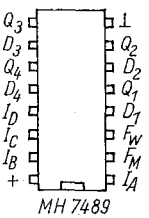


Bild 3.3
Anschlußbelegung und
Funktionstabelle des
16 × 4-bit-RAM *MH 7489*

Speicher- Freigabe F_M	Schreib- Freigabe F_W	Speicher- verhalten	Zustand am Ausgang
L	L	Einschreiben	invertiertes Eingangssignal
L	H	Auslesen	invertiertes angesteuertes Signal
H	L	keine Änderung	invertiertes Eingangssignal
H	H	keine Änderung	Ausgänge gesperrt

sehen von einem gewissen Nachteil gegenüber anderen RAM: Man muß beim Einschreiben (oder beim Auslesen) invertieren, denn der *7489* speichert H als L und L als H. Der *7489* speichert 4 bit breite Worte in 16 Speicherplatzgruppen. Mit einem Binärzähler (z. B. *D 193*) können alle 16 möglichen Adressen den 4 Adressen-eingängen I_A bis I_D parallel zugeführt werden. Die Dateneingänge D1 bis D4 erhalten die jeweiligen 4-bit-Informationsblöcke, die invertiert eingeschrieben werden. An den 4 parallelen Ausgängen Q1 bis Q4 stehen die Eingangssignale beim Einschreiben bereits zur Verfügung. Einschreiben setzt voraus, daß der Schreibfreigabeeingang F_W und der Speicherfreigabeeingang F_M auf L liegen. Der Speicherfreigabeeingang bleibt auf L, während F_W auf H geschaltet wird, wenn (zerstörungsfrei) der gerade adressierte Speicherblock gelesen werden soll. Auch der *7489* hat Zeitdaten im Bereich weniger zehn Nanosekunden. Zur besseren Übersicht ist in Bild 3.3 eine Zustandstabelle in Abhängigkeit von den Pegeln an den Freigabeeingängen enthalten [6]. In Abschnitt 4.1. findet man Schaltbeispiele zum *7489*.

3.3. *U 202 D (S 202 D)*

In N-Kanal-Silicon-Gate-Technologie (kurz NSGT) hergestellt, steht der Schaltkreis *S 202 D* als Anfallprodukt des bekannten Typs *U 202 D* des Kombinats Mikroelektronik im Handel zur Verfügung. Es handelt sich um ein statisches RAM mit einer Speicherorganisation von 1024 × 1 bit. Dieser Schaltkreis ersetzt den bisher aus der VR Bulgarien importierten *CM 8001* (siehe Bild 3.4, [7]) mit einer Speicherorganisation von 256 × 1 bit und hat darüber hinaus eine Reihe weiterer technischer Vorzüge (z. B. TTL-Kompatibilität).

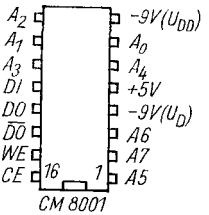


Bild 3.4
Anschlußbelegung des
256 × 1-bit-RAM *CM 8001*

Der *S 202 D*, das Zentralobjekt dieser Broschüre, wurde in einem größeren Rahmen für Amateure erstmals in [8] behandelt. Daraus stammen die folgenden Erläuterungen, die in Einzelheiten auch einige bereits dargelegte Aussagen im Interesse der Vollständigkeit enthalten:

Der *S 202 D* ist ein statisches 1 kbit-RAM mit einer Wortbreite von 1 bit. 1 kbit bedeutet 2^{10} bit. Der *S 202 D* vermag also $2^{10} = 1024$ Einzelinformationen zu speichern, von denen jede nur aus einem L oder H besteht. Jeder Speicherplatz ist über eine entsprechende „Adresse" von außen unabhängig von den anderen und jederzeit erreichbar. Das bedeutet: Über den Dateneingang DI kann ein L oder ein H eingegeben werden, das einen von der Adresse bestimmten Speicherplatz aus 1024 möglichen erreicht. Dort kann es jederzeit mit der gleichen Adresse abgefragt werden und erscheint (ohne innen verlorenzugehen) am Datenausgang D0. Zum Steuern des Betriebszustands (Schreiben oder Lesen) wird an den Eingang $\overline{\text{WE}}$ („negiertes write enable", Schreibsignal) ein L oder ein H gelegt. Da H in positiver Logik die „Ja"-Information darstellt, ist für einen Eingang mit Negation das negierte H die Steuerinformation, also L. Bei L am Eingang $\overline{\text{WE}}$ wird auf Schreiben geschaltet. Die neue Information überschreibt die alte. Sie kann dabei sofort am Datenausgang DO kontrolliert werden. In größeren Verknüpfungen ist es nötig, einzelne Schaltkreise anzuwählen, während die übrigen in dieser Zeit nicht aktiv sind. Das erreicht man mit dem Eingang $\overline{\text{CS}}$ (*chip select*): Bei H am Eingang nimmt DI nicht auf, und DO ist hochohmig (Tri- oder Three-state-Ausgang). L an $\overline{\text{CS}}$ ist also Voraussetzung, daß ein *S 202 D* geladen (eingeschrieben) und gelesen werden kann. Stellt man sich die Speicherplätze als eine „Karo"-Anordnung vor (vgl. bereits Abschnitt 1.2.), so ergeben sich 32 Zeilen und

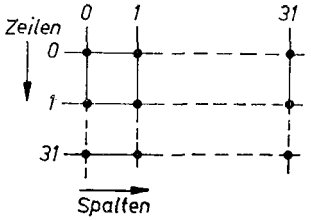


Bild 3.5
Direkt adressierter Speicher (Koordinaten willkürlich gewählt): Jeder Knotenpunkt ist ein Speicherplatz, der durch eine Zeilen- und eine Spaltenleitung erreicht wird

32 Spalten. Zeilen- und Spaltennummer wären dann die 2stellige Adresse jedes Speicherplatzes (Bild 3.5). Ein solches 1 kbit-RAM würde 64 Adresseneingänge brauchen. Das ist unzweckmäßig. Die jeweils 32 Zeilen bzw. Spalten werden deshalb binär codiert angesprochen, nämlich nach $2^5 = 32$ über 5 Eingänge eines Zeilen- bzw. Spaltendecoders binär auf 1 aus 32. Eine Folge von 5 Binärinformationen (L oder H) enthält dabei jede Zahl von 0 bis 31. Soll nun das RAM von außen „hintereinander" geladen werden, so benutzt man einen Adressenzähler. Zur Vereinfachung wurde das 5. bit einmal nicht variiert. Man erreicht dann 16 Zeilen und 16 Spalten, also immerhin 256 der 1024 Plätze, mit 2 Schaltkreisen vom Typ *D 193*. Das sind 4-bit-Zähler, die eine Taktimpulsfolge von 0 bis 15 in 4stellige Binärausgaben von LLLL bis HHHH umschlüsseln. So entspricht dann — nachdem man die Schaltkreise über ihren Reseteingang auf LLLL rückgesetzt hat — tatsächlich wieder 0 dem Speicherplatz in Zeile 0 und Spalte 0 (links oben, bildlich vorgestellt), während z. B. der 5. Zeilentakt und der 3. Spaltentakt den Platz trifft, der sich in der 5. Zeile und in der 3. Spalte befindet.

Eine wichtige Eigenschaft des *S 202 D* (Die Stromaufnahme liegt bei 5 V im Mittel bei 30 mA, der Hersteller garantiert 100 mA) ist seine „Schlafsteuerung": Unterhalb einer Mindestbetriebsspannung (etwa 3 V) werden die Adreßeingänge gesperrt. Bis herab zum garantierten Minimalwert der sogenannten Schlafspannung von 2 V bleiben die Speicher geladen. In diesem Zustand kann weder eingeschrieben noch gelesen werden. Der Strombedarf ist jetzt kleiner, und weniger als 40 % der sonst erforderlichen Leistung sind nötig, damit das so bleibt. Wird die Betriebsspannung wieder entsprechend erhöht, so kann über die gespeicherten Informationen sofort verfügt werden. Monozellen sind geeignete Langzeit-Stützspannungsquellen, wenn ein geladener

S 202 D z. B. transportiert werden muß oder wenn mit Netzspannungsausfällen zu rechnen ist.
Bei der Auslegung der Ansteuer- und Leseschaltungen ist zu berücksichtigen, daß Zugriffs- und Zykluszeiten beim Amateurtyp *S 202 D* bis zu 800 ns betragen können.
Bild 3.6 zeigt die Belegung der Anschlüsse des *S 202 D*, und Bild 3.7 informiert über die Innenschaltung. Zum erfolgreichen

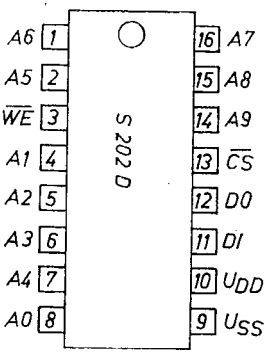


Bild 3.6
Anschlußbelegung des *S 202 D (U 202 D)*

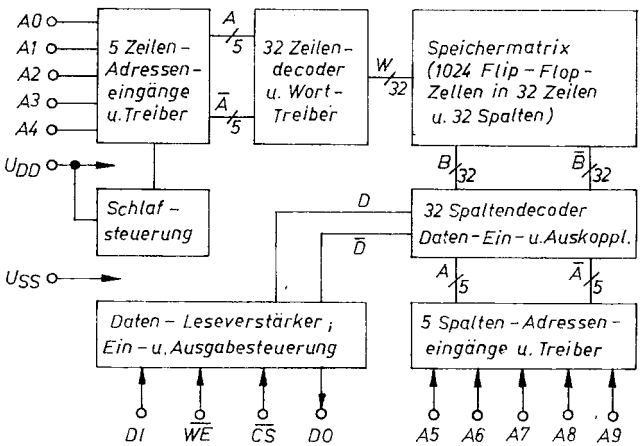


Bild 3.7 Übersichtsdarstellung der Innenschaltung des *S 202 D (U 202 D)*

Tabelle 3.1 Betriebsdaten des *S 202 D* bei einer Umgebungstemperatur von 25 °C (Herstellerangaben)

Kenngröße	Kurzzeichen	Größtwert (Kleinstwert)	Einstellwerte
Ausgangssperrstrom	I_O	10 μA	U_{CC} = 5,25 V; U_{CS} = 2 V; U_O = 0 bis 5,25 V
Eingangssperrstrom	I_I	10 μA	U_{CC} = U_I = 5,25 V
Stromaufnahme	I_{CC}	100 mA	U_{CC} = U_I = 5,25 V
Ausgangsspannung Low	U_{OL}	0,8 V	U_{CC} = 4,75 V; I_{OL} = 2,1 mA
Ausgangsspannung High	U_{OH}	(2,0 V)	U_{CC} = 4,75 V; I_{OH} = — 100 μA
Zugriffszeit	t_{ACC}	800 ns	U_{IH} = 2 V; U_{IL} = 0,8 V
Ausgangsverzögerung	t_{CO}	400 ns	U_I = 1,5 V; U_{OL} = 0,8 V
Gültigkeitsdauer der DO-Information nach Adreßänderung	t_{OH1}	(80 ns)	U_{OH} = 2 V
Gültigkeitsdauer der DO-Information nach CS-Änderung	t_{OH2}	(0 ns)	t_T = 10 ns[1])

[1]) Die Flankensteilheit t_T ist definiert als die Zeit zwischen 10 % und 90 % bzw. 90 % und 10 % der Flanke des entsprechenden Signals.

Tabelle 3.2 Grenzkennwerte des *S 202 D* (Spannungen sind auf Masse bezogen)

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Größtwert
Betriebsspannung	U_{CC}	V	— 0,5	7
Eingangsspannung an allen Eingängen	U_I	V	— 0,5	7
Ausgangsspannung	U_O	V	— 0,5	7
Verlustleistung	P_V	W	—	1
Betriebsumgebungstemperatur	ϑ_a	°C	0	70

Einsatz des *S 202 D* über den Rahmen schon dimensionierter Beispiele hinaus gehören die Kenntnis seiner Daten und Ansteuerbedingungen. Tabelle 3.1 bis Tabelle 3.3 informieren daher über

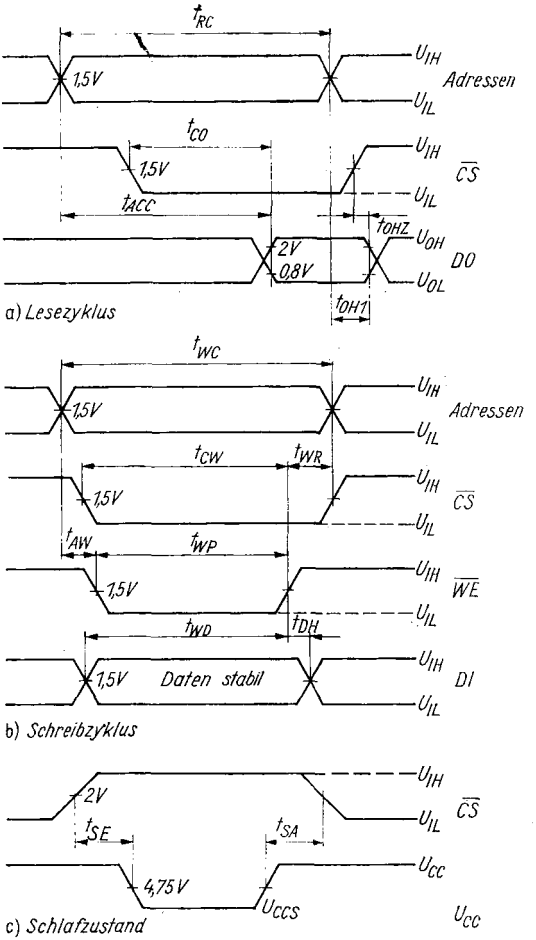


Bild 3.8 Pegel- und Zeitbedingungen für den *S 202 D*

die bei Einsatz des *S 202 D* schlechtestenfalls zu erwartenden Daten. Die Bedingungen für die Zeitabläufe gehen aus Bild 3.8 hervor.

Tabelle 3.3 Betriebsdaten des *S 202 D*

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Größtwert
Versorgungsspannung	U_{CC}	V	4,75	5,25
Eingangs-Low-Spannung	U_{IL}	V	— 0,5	0,8
Eingangs-High-Spannung	U_{IH}	V	2,0	U_{CC}
Schlafspannung	U_{CS}	V	2,0	—
Dauer des Lesezyklus	t_{RC}	ns	800	—
Dauer des Schreibzyklus	t_{WC}	ns	800	—
Adreßbereitstellzeit	t_{AW}	ns	40	—
Schreibimpulsbreite	t_{WP}	ns	600	—
Adreßhaltezeit bezügl. $\overline{WE}$	t_{WR}	ns	0	—
Datensetzzeit	t_{DW}	ns	600	—
Datenhaltezeit bezüglich $\overline{WE}$	t_{DH}	ns	0	—
CS-Low-Zeit im Schreibzyklus	t_{CW}	ns	600	—
Einschlafverzögerung	t_{SE}	ns	0	—
Aufwachverzögerung	t_{SA}	ns	400	—

4. Adressenanzeige

4.1. Experimente mit dem *7489*

Wenn dieser Speicher dem Amateur auch nicht ständig bzw. überall zur Verfügung steht, so bietet er sich doch zumindest für „Gedankenexperimente" an. Zum einen genügt für das „Ausschöpfen" aller seiner Speicherplätze ein Adreßzähler (*D 193*), zum anderen bietet er mit einer Wortbreite von 4 bit interessante Möglichkeiten, die sonst erst durch ein „Paket" von z. B. 4 × *U 202 D* vorliegen. (Allerdings hat man dann auch gleich 1024 statt nur 16 Plätze zur Verfügung, was wiederum einen größeren Adressenzähler voraussetzt.)
Das Adressieren über binär kodierte Eingaben kann ja auf mindestens 2 Arten realisiert werden: mechanisch über Schalter oder elektronisch eben über einen Binärzähler. Zum ersten Fall zeigt der Stand der Schalter unmittelbar die angewählte Adresse an (Bild 4.1), der zweite Fall dagegen legt den Einsatz einer (elektronischen) Adressenanzeige nahe, denn die Adressen am Zählerausgang werden ja von einem Eingangstakt geschaltet (Bild 4.2). Insofern sollte man eigentlich, wenn sie auch durch Zählerschaltkreise realisiert wird, besser von Adreßsteuerung („Adressenschalter") sprechen und den Begriff „Zähler" erst in Verbindung mit der gerade eingestellten Adresse benutzen (Bild 4.3). Eine für Experimente geeignete Schaltung mit dem *7489*, einem *D 193* als Adressenschalter (mit Einzelschrittsteuerung) und Leuchtdioden sowohl als Adressen- wie als Datenanzeige gibt Bild 4.4 wieder (modifiziert und erweitert gegenüber [9]). Die Daten werden be-

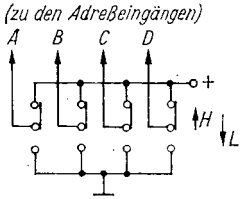


Bild 4.1
4-bit-Adreßschalter (mechanisch)

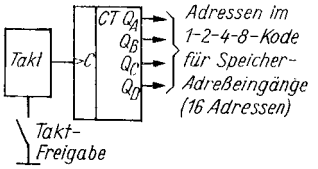


Bild 4.2
4-bit-Adreßschalter mit Zählschaltkreis (z. B. *D 193*)

reits „invertiert" angezeigt, wenn man eine leuchtende Diode als H definiert, während sie in dieser Schaltung ja nur bei einem auf L liegenden Ausgang Strom erhält. Geladen mit den 4-bit-Worten wird im Beispiel durch Vorwahl über einfache Schalter ähnlich Bild 4.1. Erst durch Schließen von S_W gelangt dann die Information in die vorher durch den Adressenschalter angewählte

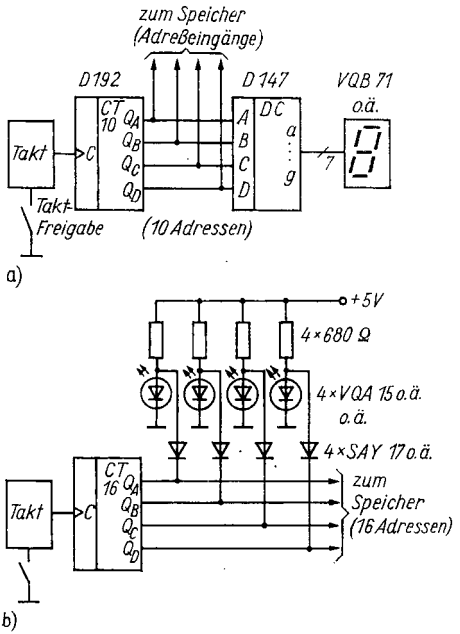


Bild 4.3 a — Adreßschalter für 10 Adressen mit Zifferangabe, b — Adreßschalter für 16 Adressen mit „binärer" Adreßanzeige (Leuchtdioden leuchten bei H)

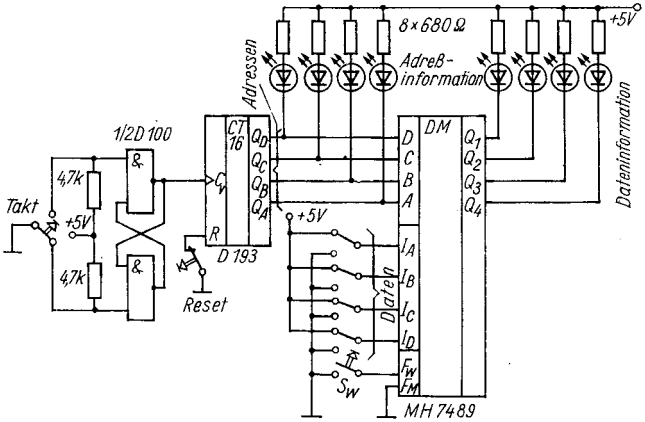


Bild 4.4 Experimentierschaltung für den *MH 7489* mit Einzelschrittsteuerung, mechanischem Datenschalter für das Laden von Daten, Adreß- und Datenanzeige über Leuchtdioden (leuchten bei L)

Speicherplatzgruppe. Sind alle Plätze geladen, so kann S_W geöffnet und mit dem Einzelschrittschalter wieder der Inhalt aller 16 Speicherplatzgruppen abgefragt werden. Für entsprechende Anwendungen (z. B. eine Lauflichtsteuerung) empfiehlt sich jetzt aber ein (automatischer) Taktgenerator mit der gewünschten Frequenz.

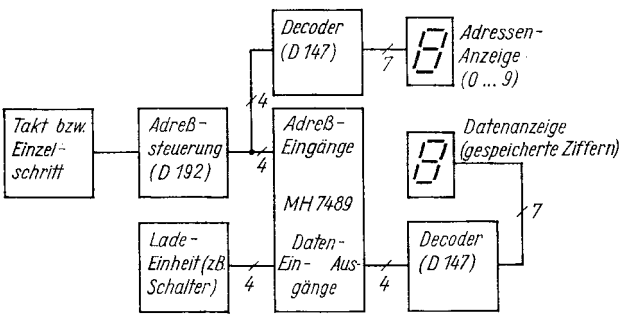


Bild 4.5 Experimentierschaltung zum Speichern von bis zu 10 Ziffern (0 bis 9 in beliebiger Folge) mit 7-Segment-Adressen- und Datenanzeige

Ein möglicher Einsatzfall einer solchen Einheit ist das Speichern von bis zu 16 1stelligen Ziffern mit Wiedergabe über eine 7-Segment-Anzeige. Bild 4.5 modifiziert diese Aufgabe auf zwar nur 10 Ziffern, jedoch dafür mit ebenfalls 7-Segment-Anzeige des Speicherplatzes.

4.2. Adressenzähler von 0 bis 7

Unter anderem im Anwendungsbeispiel nach Abschnitt 6. werden die 64 Plätze einer „Zeile" der im Raster „16×64" matrizierten *S 202 D* von einem 2^6-Zähler angesteuert. Die an die Ausgänge angeschlossenen Leuchtdioden (*VQA 15*, in einer Zeile angeordnet) lassen nach kurzem Einüben den Zählerstand relativ gut erkennen.
Man kann diesen Stand aber auch über 7-Segment-Anzeigen signalisieren. Dazu sind jedoch noch 2 Decoder (*D 147*) nötig. Da sie jeweils nur von 0 bis 7 angesteuert werden (Bild 4.6), ergibt sich trotz des höheren Aufwands dennoch wiederum keine unmittelbare Standinformation. Beginnend mit 00, zeigt der Zähler bis 07 die ersten 7 Schritte an. Der folgende Schritt liefert die Anzeige 10, was real einer 8 entspricht. 17 bedeutet also 8 + 7=15, und bei 16 zeigt das Display 20. Schritt 63 präsentiert sich also schließlich als 77, und bei 64 wird wieder auf 00 geschaltet.
Für Anwendungen wie den Melodierecorder, dessen Prinzip im Abschnitt 7. skizziert wird, bietet sich eine quasianaloge Anzeige

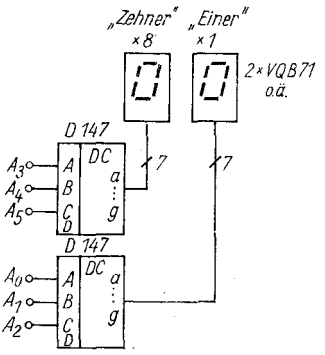


Bild 4.6
6-bit-Adressenanzeige von 0 bis 77 (entspricht 0 bis 63 Schritten)

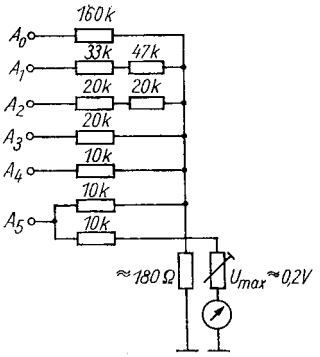


Bild 4.7
Analoges „Zählwerk" als „Füllstandsanzeige"

an. Dazu erhalten die Zählerausgänge ein R-Netzwerk (Bild 4.7), hinter dem ein Instrument im kurzschlußnahen Betrieb den zunehmenden „Füllgrad" durch wachsenden Ausschlag dokumentiert.

Schließlich kann man den bei Manuskriptabschluß leider noch nicht erhältlichen LED-Ansteuerkreis *A 277* für eine „digital-analog-digitale" Anzeige nutzen.

5. Morseübungsgerät mit *S 202 D*

In [10] wurde von den Autoren gezeigt, daß bereits ein *S 202 D* zusammen mit TTL-Schaltkreisen interessante Anwendungen zuläßt. Der *S 202 D* ist in der Lage, nicht nur z. B. das gesamte Morsealphabet zu speichern, sondern auch alle Ziffern (einschließlich verkürzter Schreibweise) und Satzzeichen. Mit einem Schalterpaar mit 16 bzw. 4 Schalterstellungen kann beliebig jede dieser Zeichengruppen abgerufen werden. Sie ertönen dann in einem in weiten Grenzen einstellbaren Tempo ständig wiederholt und in den exakten vorgeschriebenen Längenverhältnissen. Mit einem derartigen Gerät kann man daher einzeln oder in der Arbeitsgemeinschaft sehr gut „Hören" lernen, ohne daß ein Übungsleiter oder ein entsprechender Tonträger mit Abspielgerät benötigt wird. Sogar das (wenn gewünscht nur einmalige) „Laden" der Einrichtung kann vom Schüler vorgenommen werden, da Art, Länge und Rhythmus der Eingaben ohne Bedeutung sind — stets werden exakte Zeichengruppen wiedergegeben.
Selbstverständlich benötigt man dazu neben dem Speicherschaltkreis weitere (handelsübliche) Schaltkreise. Durch Vorgabe einer Leiterplatte wird die Nachbausicherheit erhöht; eine allzu „tiefgründige" Kenntnis der Speicherfunktionen ist dazu nicht erforderlich. In [7] wird eine Speichermorsetaste mit 2 *CM 8001* beschrieben. Das folgende Gerät hat andere Aufgaben und ist anders organisiert.

5.1. Forderungen an exakte Morsezeichen

Soll zum Üben oder (in anderer Einsatzschaltung) als Zeichenspeicher allgemein ein *S 202 D* „geladen" werden, so muß sowohl die Speicher- als auch die Wiedergabeschaltung bestimmte Forderungen erfüllen, die sich aus den Festlegungen für Morsezeichengruppen ergeben. (Eine Morsezeichengruppe ist bekanntlich die Kombination von Punkten und Strichen mit Pausen bestimmter Länge zu einem Buchstaben, einer Ziffer oder einem Satzzeichen.) Dabei bestehen folgende Zuordnungen: Das kurze Zeichen (der

Punkt) entspricht als Grundeinheit einer Zeiteinheit. Das lange Zeichen (der Strich) wird aus 3 dieser Zeiteinheiten gebildet. Die Pause zwischen 2 Zeichen ist eine Zeiteinheit lang, und die Pause zwischen 2 (auch gleichen) Buchstaben oder Ziffern beträgt 3 Zeiteinheiten.

5.2. Forderungen an einen automatischen Morsezeichengeber

1. Es müssen einzeln 30 Buchstaben, 13 Satzzeichen und 10 (bei verkürzter Schreibweise weitere 10) Ziffern anwählbar sein. Das sind 53 bzw. 63 Zeichengruppen.
2. Jede angewählte Zeichengruppe soll ständig wiederholt und mit exakt je 3 Zeiteinheiten Pause wiedergegeben werden.
3. Die Wiedergabe soll sich abschalten lassen; nach dem Wiedereinschalten soll jedoch bereits der erste Durchlauf die Zeichengruppe exakt wiedergeben.
4. Da der Speicherschaltkreis seine Informationen beim Abschalten der Betriebsspannung wieder verliert, muß man „Schlafbetrieb" durch eine eingebaute Batterie für die Dauer einer Netztrennung ermöglichen.
5. Jedes Zeichen und die Pausen zwischen den Zeichen sind einzeln einzuspeichern.

5.3. Speicherplatzbedarf, Matrix und Konsequenzen

Buchstaben, Satzzeichen und Ziffern benötigen, vollständig gespeichert, mit 924 Speicherplätzen etwa 90% des Platzangebots im *S 202 D*. Jede der 63 Gruppen braucht dabei im Mittel 14,7 Speicherplätze. Durch den wahlfreien Zugriff zu den einzelnen Gruppen gehen Speicherplätze verloren, die damit fehlen. Um die 63 Zeichengruppen anwählen zu können, müssen die 1024 Speicherplätze, von außen gesehen, in 64 × 16 Speicherplätze „matriziert" werden. Das heißt, für jede Gruppe stehen 16 Plätze bereit. Das ist nahezu der Wert, der als Mittel für jede Gruppe errechnet wurde. Es gibt also auch eine Reihe von Zeichengruppen, die mehr als die 16 vorhandenen Plätze erfordern! Während der Buchstabe e nur 4 Plätze braucht, benötigt ein Satzzeichen maximal 22 Plätze. Es paßt also nicht mehr auf eine der 64 „Ma-

trixzeilen" zu je 16 „Anschlägen", wenn man sich das Ganze auf einem Blatt Papier niedergeschrieben vorgestellt. Manche Zeilen sind also nur teilweise gefüllt, andere würden „überlaufen". Nur sehr aufwendige Adressierschaltungen könnten dafür einen Ausweg bieten.

Sinnvoller erschien es daher, durch einen begrenzten Aufwand an schaltungstechnischen Maßnahmen die Aufgabe zu lösen. Zunächst bietet sich dabei an, die 3 Einheiten „Pause" extern zu ergänzen, wenn die „Zeile" bereits gefüllt ist. Damit brauchte das gesamte Satzzeichen nur noch 19 Plätze. Das sind jedoch immer noch 3 zuviel. Man kann aber außerdem die langen Morsezeichen (die Striche) statt mit 3 mit nur 2 Einheiten einspeichern. Die externe Schaltung muß sie nun noch als solche erkennen und jeweils um eine Zeiteinheit „verlängern". Damit genügen für die längste auftretende Gruppe (z. B. 2 Punkte und 4 Striche) 15 Speicherplätze, die ja auf jeden Fall zur Verfügung stehen. Die Schaltung dazu ist relativ einfach und wurde im vorgestellten Gerät benutzt. Gleichzeitig werden 3 Einheiten Pause am Ende der eingespeicherten Zeichengruppe (bei längeren Gruppen jedoch auch nur die jeweils noch möglichen 2, 1 oder 0 Einheiten!) als Wiederholbefehl ausgewertet.

Das führt zu folgenden Charakteristika des Geräts:

1. Über einen Schalter mit 16 und einen mit 4 Stellungen läßt sich jeweils eine von 64 Speicherplatzgruppen anwählen.
2. Jede Speicherplatzgruppe enthält 16 Speicherplätze.
3. Diese 16 Plätze genügen auch für die längsten Zeichengruppen, da mit einer über entsprechende Schaltungstechnik extern wieder auf „normal" gebrachten verkürzten Schreibweise für den Speicher gearbeitet wird. Dazu werden die langen Zeiten (Striche) mit nur 2 statt 3 Zeiteinheiten eingeschrieben. Damit reichen 16 Speicherplätze zur Darstellung von maximal 5 langen und einem kurzen Zeichen und der zwischenliegenden 5 Pausen ($5 \times 2 + 1 + 5 = 16$).
4. Für lange Zeichengruppen werden, wenn die Gruppe mehr als 13 Speicherplätze benötigt, die bis zum Ende eingegebenen Pausen automatisch auf 3 Zeiteinheiten Pause bei der Wiedergabe ergänzt.

Bei kurzen Zeichengruppen speichert man die 3 Zeiteinheiten Pause mit ein (vgl. Beispiel für den Buchstaben a weiter unten!). Der Zähler im Gerät löst bei der Wiedergabe daraufhin die Wie-

derholung aus, so daß jeder angewählte Buchstabe, jedes Satzzeichen und jede Ziffer zeitrichtig und in ständiger Wiederholung mit exaktem Pausenverhältnis wiedergeben wird.

5.4. Stromlaufplan

Bild 5.1 zeigt den Übersichtsschaltplan des gesamten Geräts, und Bild 5.2 gibt den eigentlichen Speicher- und Wiedergabeteil wieder (Netzteil siehe weiter unten). Die Schaltung wird in Form ihrer Teilfunktionen beschrieben.

Einschreiben

Bei Betätigen des Schalters S2 (*Simeto*-Schiebeschalter o. ä.) in Richtung „Schreiben" wird der Taktgenerator gesperrt, der Speicher erhält an $\overline{WE}$ L, und die Eingabe ist über IS2/b freigegeben. Nachdem man (sinnvollerweise!) den Adressenzähler IS6 über S1 (kurz tasten; Mikrotaster o. ä.) rückgesetzt hat, kann eingegeben werden. Beim Rücksetzen schaltet IS3/a (über den C-Eingang) den Dateneingang des Speicherschaltkreises (IS5) auf H und damit die Tonwiedergabe zunächst aus.

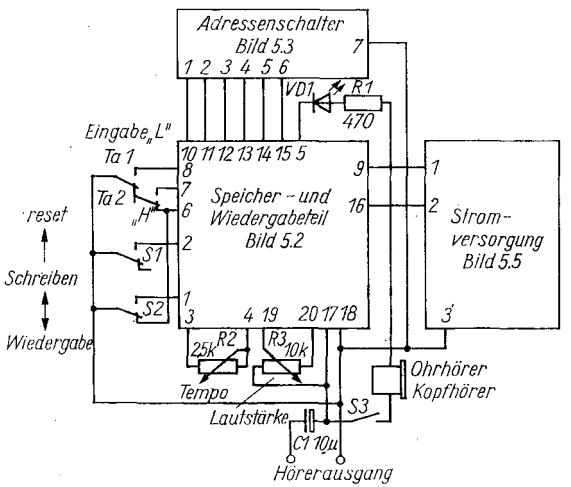


Bild 5.1 Übersichtsschaltplan des Morseübungsgeräts

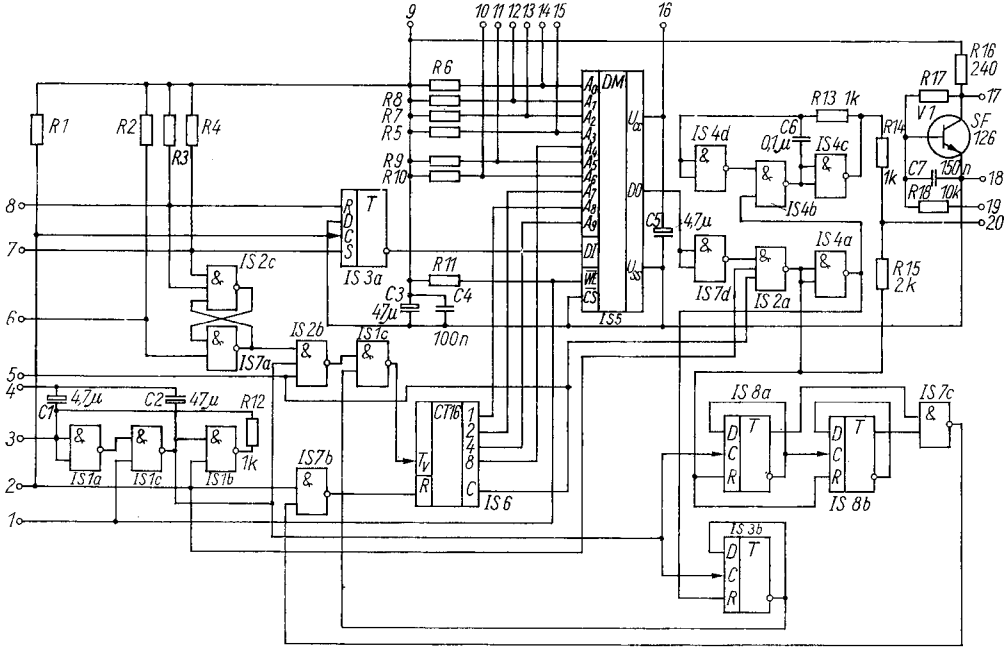


Bild 5.2 Speicher- und Wiedergabeteil (R1 bis R 11, 4,7 bis 10 k, R17 etwa 120k, linkes IS 1c ist 1d)

Die gewünschte Zeichenkombination wird mit den nichtrastenden Tasten (Mikrotaster o. ä.) Ta1 (L) und Ta2 (H) eingegeben. Jede H-Eingabe quittiert die Schaltung mit einem Ton am Hörerausgang, jede L-Eingabe schaltet diesen Ton wieder ab. In den beiden Zuständen kann man beliebig lange verharren, auch die Tasten können beliebig lange gedrückt sein. (Wer beide Tasten drückt, erhält die Eingabe der zuletzt gelösten Taste.) Beide Tasten werden durch Gatter-Flip-Flop entprellt (IS7/a und IS2/c). Im RS-Flip-Flop IS3/a wird die zuletzt gedrückte Eingabe gespeichert und von dort an den Speichereingang (DI) geführt. Dadurch werden alle Eingaben für sicheres Einschreiben genügend lange an DI gehalten. Zunächst hat jedoch der Zählereingang von IS6 noch L-Pegel, und zwar so lange, wie eine Eingabetaste gedrückt ist. Erst nach Loslassen der Taste wird das RS-Flip-Flop zurückgesetzt, und mit der L/H-Flanke am Zählereingang schaltet der Zähler an seinen Ausgängen im Dualkode eine neue Adresse für den Speicher ein. Am Ausgang DO kann gleichzeitig und ohne Unterbrechung durch die Adressenumschaltung der am Eingang DI liegende Pegel abgenommen werden. Entsprechend dem Zählumfang des Binärzählers *D 193* lassen sich 16 verschiedene Adressen ausgeben und damit 16 Speicherplätze belegen. Nach 16 Zählschritten erscheint am Übertragungsausgang (Carry) L-Pegel. Er hält über IS2/b und IS1/c den Zählereingang ebenfalls auf L und blockiert damit den Zähler. Dieser Zustand „Ende Eingabe" kann durch eine Leuchtdiode angezeigt werden.
Wird mit dem Schalter S4 bzw. S5 (S4 wurde durch Dioden binärkodiert, siehe Bild 5.3) eine neue Speicherplatzgruppe angewählt, so kann erst nach Betätigen der Resettaste neu eingespeichert werden.

Wiedergabe
Schalter S2 sperrt in Stellung „Wiedergabe" den Einschreibvorgang und gibt gleichzeitig den Taktgenerator (IS1/a, IS1/d, IS1/b) frei. Er schwingt nahezu mit Nennfrequenz an, da während der Sperrzeit die Kondensatoren $C1$ und $C2$ spannungsfrei waren. Dieser Taktgenerator verfügt auf Grund seiner speziellen Schaltung über einen extrem großen Frequenzbereich. Die gewünschte Wiedergabegeschwindigkeit läßt sich mit $R2$ (Bild 5.1) einstellen. Über IS2/b und IS1/c gelangen die Taktimpulse zum Eingang von

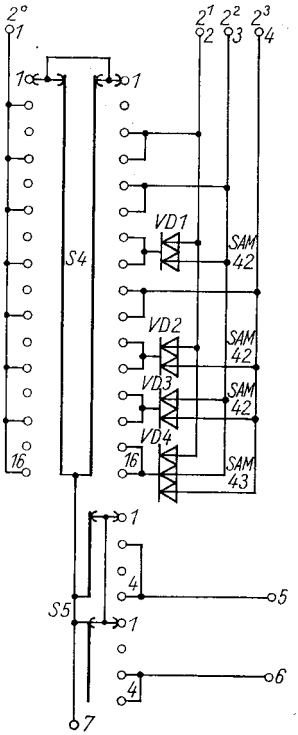


Bild 5.3
Adressenwahlschalter S4 und S5

IS6. Jedem der 16 Taktimpulse im Zählbereich des *D* 193 entspricht eine von 16 Adressen, die also in gleicher Reihenfolge wie beim Einschreiben an den Ausgängen des *D 193* als 4-bit-Worte erscheinen. Nun würde sich — gleichen Ablauf wie bei Schreiben vorausgesetzt — der Zähler nach 16 Taktimpulsen selbst blockieren. In Form von IS8 arbeitet jedoch jetzt noch ein zweiter Zähler, der die vorher eingeschriebenen L-Eingaben (was in der vorliegenden Schaltung H-Pegel am Ausgang DO entspricht) zählt. Jede H-Eingabe setzt ihn jedoch zunächst über die beiden R-Eingänge wieder zurück. Nach 3 ausgewerteten L-Signalen erhält aber der R-Eingang des Zählers IS6 über IS7/c und IS7/b H-Pegel und wird rückgestellt. Bei Zählerüberlauf erhalten die R-Eingänge dieses „Dreierzählers" wieder H, und nach 3 Takten wird der Zähler IS6 ebenfalls zurückgesetzt.

In Form von IS3/b zählt ein weiterer Zähler die H-Eingaben. Nach der zweiten Eingabe wird über IS1/c der Zähltakt für einen Impuls gesperrt. Dadurch werden bei der Wiedergabe die beiden eingeschriebenen H zu 3 Ausgaben ergänzt.

Tonerzeugung

Der im Hörer wiedergegebene Ton entsteht in IS4/b bis IS4/d. Jeder H-Impuls am Speicherausgang gibt über IS7/d, IS2/a und IS4/a den Tongenerator frei. Die an seinem Ausgang erscheinenden Tonimpulse sind jedoch noch durch Tastclicks gestört. Um sie zu unterdrücken, mischt man vom Ausgang IS2/a das inverse Steuersignal über $R15$ zu. Die 1stufige Endstufe kann über $R3$ (Bild 5.1) einstellbar ausgesteuert werden.
Bei eingeschriebenem H auf dem letzten Speicherplatz (also längste Zeichengruppe) muß während der extern ergänzten 3 Takte der Ton ausgeblendet werden. Dazu wird der Übertragsimpuls von IS6 dem Eingang von IS2/a zugeführt. Bei über S1 gesperrter Wiedergabe liegt am Ausgang von IS4/a ebenfalls L-Pegel, der die Tonwiedergabe sperrt. Anderenfalls würde das auf Speicherplatz 1 jeder angewählten Speicherplatzgruppe liegende Signal wiedergeben.

Zeicheneingabe

1. Gewünschte Speicherplatzgruppe an den Adressenschaltern S4 und S5 einstellen.
2. Schalter S2 auf Schreiben schalten.
3. Kurzzeitig Resettaste S1 betätigen.
4. Eingabe mit H beginnen (erstes Zeichen), für kurze Zeichen 1× H drücken, für lange Zeichen 2× H.
5. Zwischen den einzelnen Zeichen 1×L als Zeichenabstand eingeben.
6. Am Ende 3× L eingeben. Leuchtet bereits vorher die dafür vorgesehene LED auf, so braucht kein weiteres L eingegeben zu werden (im Extremfall gar keins).
7. Schalter S2 auf Wiedergabe stellen (Kontrolle).
8. Neue Speichergruppe einstellen, weiter wie ab 2. Bild 5.4 zeigt die beschriebenen Vorgänge als Impulsbild am Beispiel des Buchstaben a.

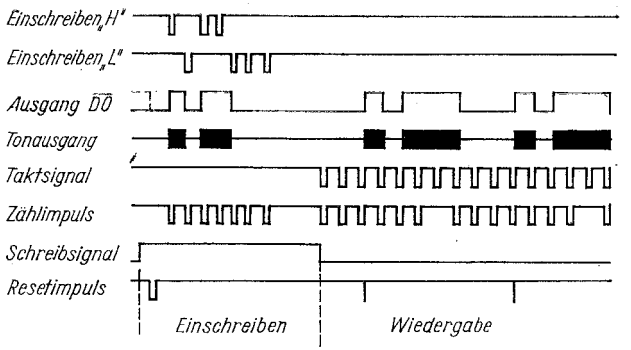


Bild 5.4 Arbeitsbeispiel für den Buchstaben a

5.5. Stromversorgung

Für die Stromversorgung der TTL-Schaltkreise wurde ein einfaches Netzteil aufgebaut (*V*1 bis *V*3 in Bild 5.5). Referenzspannungsquelle ist eine *VQA 13*, die gleichzeitig auch die Betriebsanzeige übernimmt. Die Stromversorgung für den Speicherschaltkreis stellt höhere Anforderungen, wenn gleichzeitig wenig Batterieenergie während der Pausen verbraucht werden soll, bei denen das Gerät vom Netz getrennt ist. *V*5 schaltet den Speicherschaltkreis bei Netzbetrieb an die 5-V-Versorgungsspannung. Er wird durch *V*4 geöffnet, durch dessen Basis der Teilerstrom für die Spannungseinstellung der 5-V-Strecke fließt. *V*4 ist damit gleichzeitig als Temperaturkompensation für die Basis-Emitter-Strecke von *V*3 wirksam, so daß die 5-V-Einstellung hauptsächlich durch den TK der Leuchtdiode bestimmt wird.
Bei abgeschaltetem Netz versorgt *V*6 den Speicherschaltkreis. *V*6 bildet mit *V*7 und *V*8 ebenfalls ein geregeltes Netzteil, das aber wegen des Aufbaus mit komplementären Transistoren nicht allein startet. Für den vorgesehenen Einsatz hat das aber sogar Vorteile. Man kann die Batterie einsetzen, ohne daß ein Batteriestrom fließt, abgesehen von den Restströmen. Solange der Speicher nicht gefüllt ist, braucht ja auch kein Strom zu fließen. Schaltet man nun das Gerät einmal an das Netz und trennt es dann wieder ab, so bleibt die Batterie eingeschaltet, da über *R*6 und *R*7 die Transistoren *V*7 und *V*8 und damit auch *V*6 Strom führen. Diese Aussagen gelten natürlich nur, solange *R*9 nicht eingesetzt ist.

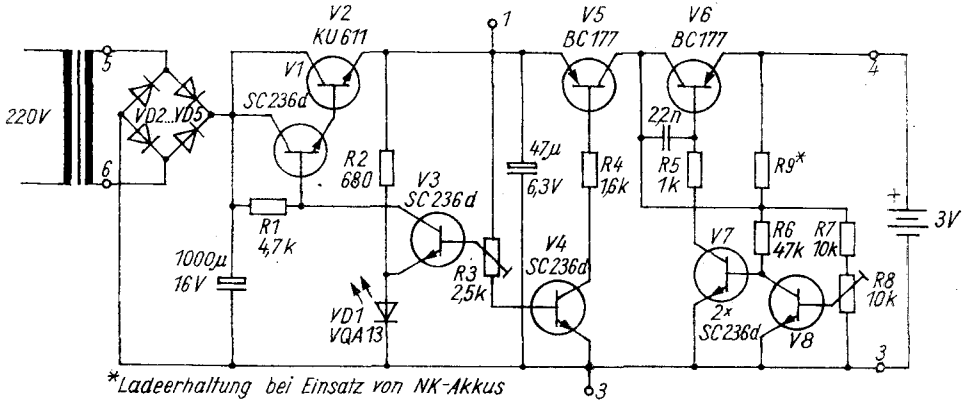


Bild 5.5 Stromlaufplan des Stromversorgungsteils mit „Schlafstufe" bei Netztrennung

Er wird nur eingebaut, wenn Nickel-Kadmium-Akkumulatoren benutzt werden sollen. Sein Wert richtet sich nach deren Kapazität und beträgt etwa $R_S = 2V/I_L$ mit $I_L = 0{,}5\%$ des Stroms, der sich aus der Kapazitätsangabe des Akkumulators ergibt (z. B. 0,5% von 1 A bei 1 Ah). Für den Akkumulator genügen 2 Zellen. Mit dem Widerstand *R*8 läßt sich die Schlafspannung des Schaltkreises einstellen. Da bei niedriger Spannung weniger Strom fließt, liegt es nahe, den unteren Wert der Schlafspannung für das eingesetzte Exemplar des *S 202 D* zu ermitteln, also den Wert, bei dem noch kein Speicherplatz verändert wird. Nach Herstellerangaben liegt der Garantiewert bei 2,0 V; vielfach genügen sogar 1,5 V.

5.6. Aufbau

Für das Gerät wurden 2 gleichgroße Leiterplatten im Format 70 mm × 110 mm entworfen (Bild 5.6 bis Bild 5.9). Der Speicherteil erfordert eine Reihe bauelementeseitiger Drahtbrücken, dafür genügt aber einseitig kaschiertes Material. Unter Berücksichtigung der Stromversorgung durch 2 Monozellen bzw. 2 Nickel-Kadmium-Akkumulatoren von 1 bis 2 Ah Kapazität wird ein Gehäuse hergestellt, das Raum für die beiden Schalter, eine

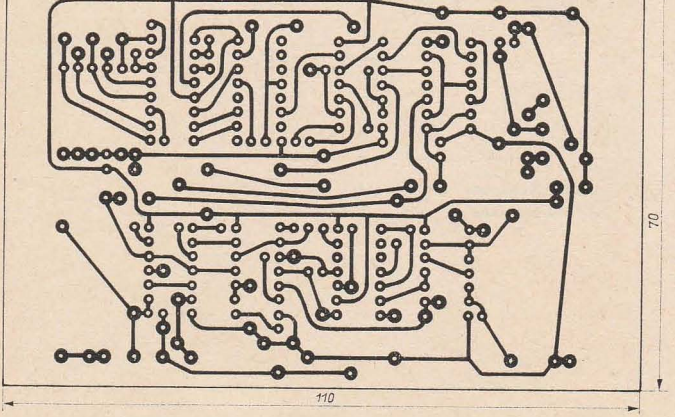


Bild 5.6 Leiterbild zum Speicher- und Wiedergabeteil nach Bild 5.2

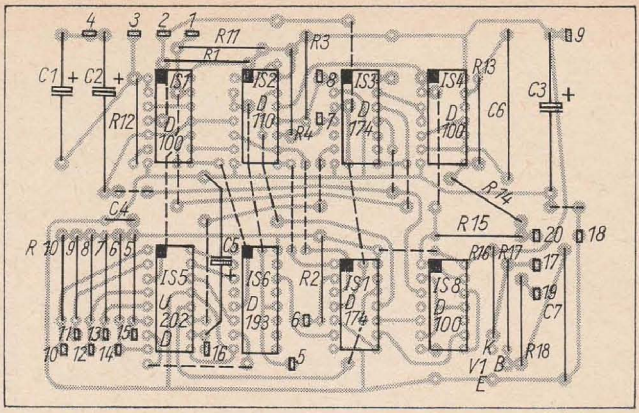


Bild 5.7 Bestückungsplan zu Bild 5.6

übersichtliche Skale zur Aufnahme der Beschriftung aller Buchstaben, Satzzeichen und Ziffern und für die 3 Mikrotaster sowie den *Simento*-Umschalter läßt. Im Originalnetzteil wurde ein *LL 30/16* als Netztransformator eingesetzt. Man kann jedoch auch ganz auf einen eingebauten Transformator verzichten, wenn eine

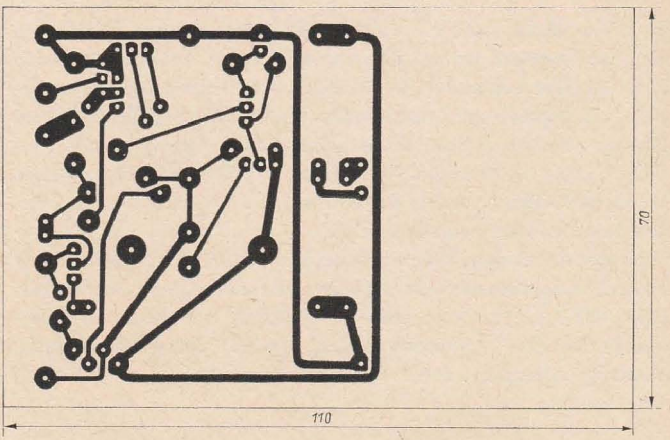


Bild 5.8 Leiterbild zum Stromversorgungsteil nach Bild 5.5

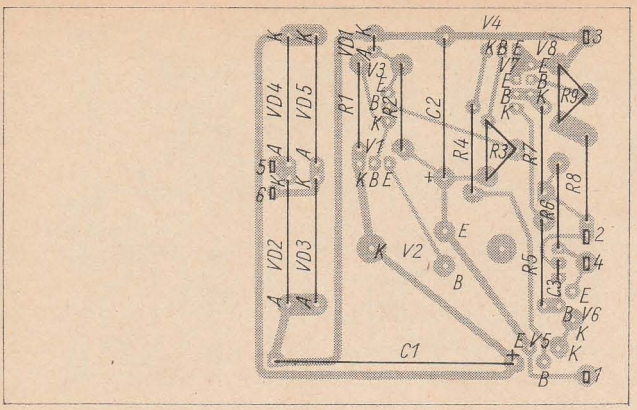


Bild 5.9 Bestückungsplan zu Bild 5.8

Wechselniederspannung in der Größenordnung von 8 bis 10 V zur Verfügung steht. Das bringt den großen Vorteil der Netzspannungsfreiheit für das Gerät.

5.7. Erweiterungen und Alternativen

Statt des RAM kann ein entsprechend organisiertes ROM, also ein Lese-Speicher, einmalig fest programmiert werden, das damit auch bei Abschalten der Betriebsspannung seine Information behält. Ein solcher am besten schon beim Schaltkreishersteller zu programmierender Schaltkreis könnte also prinzipiell als spezieller „Morseschaltkreis" angeboten werden. Die vorgestellte Lösung hat demgegenüber den Vorteil, daß sie sich mit existierenden Schaltkreisen realisieren läßt.
Mit entsprechendem Mehraufwand kann sie z. B. eine von einem Tastenfeld gesteuerte automatische Adressierung (am besten mit Hilfe dafür eingesetzter weiterer *S 202 D*) zur „Morsespeicherschreibmaschine" erweitert werden, die 1024 Schreibmaschinenanschläge speichern kann.

6. Elektronische Spieldose mit 4 × S 202 D

Während in Abschnitt 5. der Ton nur in Form seiner unterschiedlichen Länge (Punkte und Striche) als Informationsträger benutzt wurde, ermöglichen mehrere Speicherschaltkreise (bzw. ein Speicher mit einer Wortbreite von 3 oder 4 bit), „Tonleitern" zu speichern. Anders ausgedrückt: Steht ein durch digitale Information in seiner Tonhöhe (und Tonlänge) steuerbarer Tongenerator zur Verfügung, so können Speicherschaltkreise Melodien speichern. Das war der Ausgangspunkt für [8], in dem die Autoren eine solche „Spieldose" vorstellten. Sie ist die erste der möglichen Varianten, die sich hauptsächlich durch die Wahl des Toncoders unterscheiden. (Baupläne als unmittelbare Bastelobjekte sollen nach Möglichkeit ohne Importbauelemente auskommen, die für den Amateur nicht immer erhältlich sind.) Zum Einsatz integrierter Decoder siehe Abschnitt 6.15.!

In [8] wurde zwischen einem „kleinen" und einem „großen" Objekt unterschieden. Auf diese Weise konnten Tonerzeugung und Tonspeicherung zunächst weitgehend getrennt erläutert werden. Auf Grund der selbstverständlich gegebenen Vermaschung beider Teile wird diese Reihenfolge auch in der vorliegenden Broschüre beibehalten.

Voraussetzung für die vom Speicher gesteuerte Wiedergabe von Tönen ist also ein geeigneter Tongenerator. Er kann natürlich auch direkt „gespielt" werden. Eine Tastatur würde dann unmittelbar jeden Ton der Oktave erreichen. Vom „Chip" gesteuert, ist dieses Verfahren nicht sinnvoll. Einerseits sind die parallel zu betreibenden Speicher im Binärcode zu laden (sonst brauchte man z. B. für 7 Töne 7 Speicher, so aber nur 3!), und andererseits geben sie dann selbstverständlich auch binärcodierte Steuerinformationen aus. Im weiteren muß man bedenken, daß es zusätzliche wesentliche Unterschiede zwischen direkter und über Speicher gesteuerter Tonerzeugung in Aufwand und Bedienung gibt. Ton- und Pausenlängen bei „direkter" Musik werden vom Spieler einfach durch die Länge des jeweiligen Tastendrucks bestimmt. Beim Einspeichern (s. u.) wird das einmalig programmiert und vom Taktgenerator dann immer wieder exakt reproduziert.

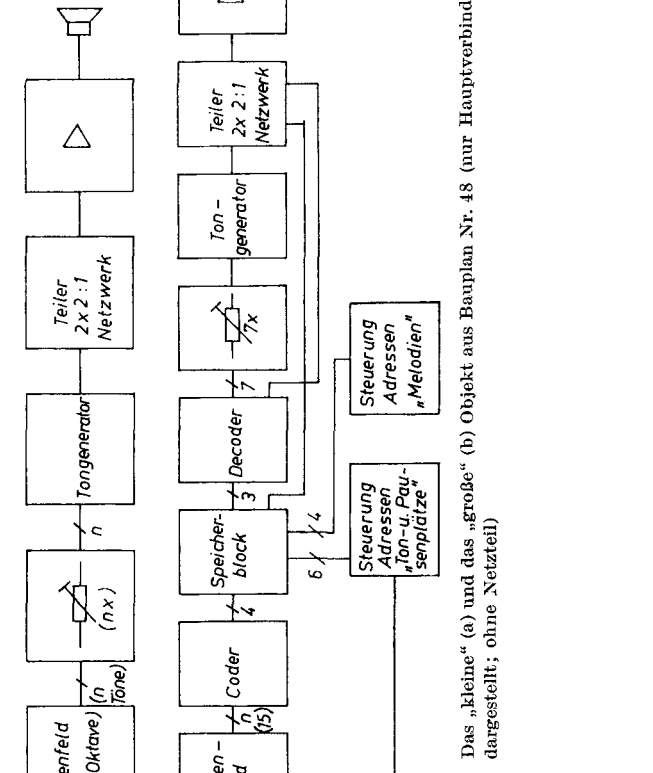


Bild 6.1 Das „kleine" (a) und das „große" (b) Objekt aus Bauplan Nr. 48 (nur Hauptverbindungen dargestellt; ohne Netzteil)

Die Tastendrucklänge ist dabei nicht mehr entscheidend! Man darf beim Einschreiben auch nicht von Ton zu Ton die Pauseneingabe vergessen, sofern zwischen den Tönen Pausen gewünscht werden. Speichern ist also kein richtiges Spielen (der Ton wird „digitalisiert"!). Das betrifft auch die Seite des Aufwands.

Bei der im folgenden zunächst beschriebenen „mini-Orgel" wird von jeder Taste unmittelbar das zugeordnete Potentiometer für den Ton erreicht. 7 Töne heißt 7 Tasten an 7 Potentiometern; 12 Töne eben 12 Tasten an 12 Potentiometern. Erst bei der 2. Oktave kann (!), ähnlich dem großen Objekt, „unsichtbar" von den weiteren Tasten her umgeschaltet werden — also weitere 7 (12) Tasten an den gleichen 7 (12) Potentiometern, aber mit jeweils einer Umschaltdiode zusätzlich.

Man kann aber auch per Knopf mit schnellem Griff über die gleichen Tasten die 2. Oktave anwählen oder das sogar per Fuß über ein Pedal tun.

Im „großen Objekt" ist der Speicherung der Töne in 3 RAM, der Adressierung der Speicher und der dazu nötigen Umsetzung (Codieren, Decodieren) die übrige Schaltungstechnik untergeordnet. Für den Tongenerator z. B. heißt das: 7 Töne werden in Worte zu je 3 bit codiert, damit sie in die Speicher als L bzw. H geschrieben werden können. Bei der Wiedergabe müssen diese 3-bit-Worte aber (ebenso wie schon beim Mithören zur Kontrolle während des Einschreibens) wieder auf 7 Töne decodiert werden. Daher liegt hinter dem Tastenfeld im „großen Objekt" ein Coder, und vor den Potentiometern des Tongenerators befindet sich ein Decoder. Beide werden im „kleinen Objekt" noch nicht gebraucht. Bild 6.1 macht das symbolisch klar. Die „mini-Orgel" besteht also (Netzteil nicht dargestellt) aus Tastenfeld, Stellpotentiometern, Tongenerator, ggf. Teiler für 2. Oktave, Schaltnetzwerk, Verstärker und Lautsprecher.

6.1. Tastenfeld

Im Unterschied zur „mini-Orgel" aus Bauplan 38 bzw. 45 [11] wurden für das Einschalten des jeweils gewünschten Tons keine einfachen Ein-Tasten, sondern Umschalter benutzt. Kleine Mikromentschalter (Mikrotaster), die es relativ preiswert gibt, erlauben die in Bild 6.2 dargestellte Verknüpfung. Da der Ton-

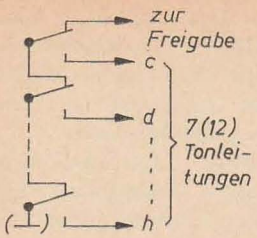


Bild 6.2
Tastenfeld mit Freigabeleitung

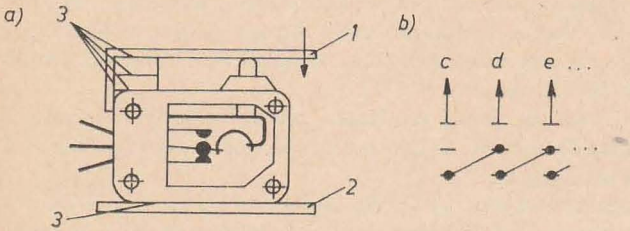
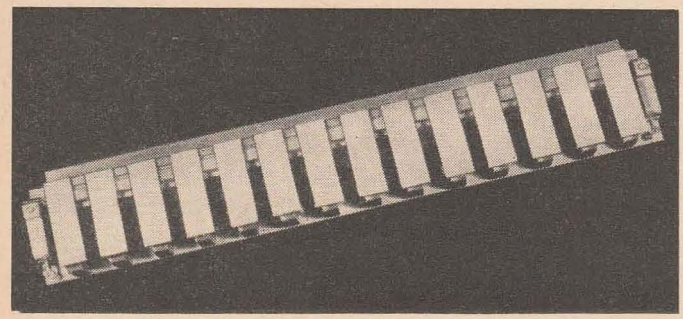


Bild 6.3 a — Vorschlag für die Realisierung des Tastenfelds mit Polystyrolmaterial; 1 Taste, 2 Grundplatte, 3 mit Polystyrolkleber geklebt; b — Verdrahtung (auf Kontakte gesehen)

generator bereits schwingt, wenn noch keine Taste gedrückt ist, wird der Tonkanal über die in Bild 6.1 mit „Netzwerk" bezeichnete Einheit zunächst gesperrt. Die Freigabeleitung liegt dazu an Masse. Jede Tastenbetätigung löst diese Freigabe. Durch die Sprungkontaktgebung wird fast im gleichen Augenblick auch der richtige Ton angewählt. Die praktische Gestaltung eines solchen



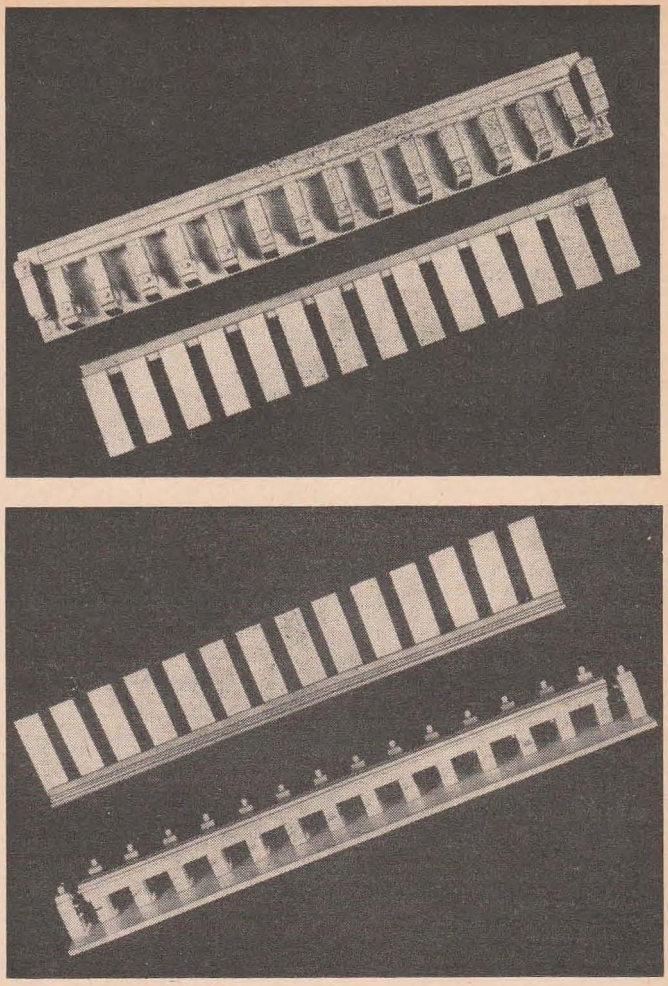


Bild 6.4 Ansichten der Mustertastatur

Tastenfelds ist in Bild 6.3 und Bild 6.4 dargestellt. Als Material für Träger und Tasten bietet sich (möglichst schlagzähes) Polystyrol von etwa 1 bis höchstens 2 mm Dicke an. Es läßt sich auf jeden Fall aus entsprechenden Behältern (bzw. Deckeln davon)

gewinnen, ist bisweilen aber auch direkt als Plattenmaterial erhältlich. Im Muster wurden 2 Wandschienen des ehemaligen Systems „Amateurelektronik" als Tastenträger gegeneinandergeklebt. Der Tastenweg ist relativ klein. Dadurch reicht die material- und aufbaubedingte Federung der Konstruktion völlig aus, um die Tasten mit geringem Kraftaufwand genügend zu bewegen. Falls man über kein geeignetes Plattenmaterial aus Polystyrol für die Tasten verfügt, fertigt man sie aus PVC. Den Übergang zu den verbleibenden Polystyrolteilen (nur mit Polystyrol lassen sich die verwendeten Mikrotaster zuverlässig verbinden!) können dann z. B. thermisch eingedrückte Drahtklammern sicherstellen. Beim Verdrahten beachte man Bild 6.3: Der Ruhekontakt liegt unten! Die in den Fotos abgebildete Tastatur enthält 14 Ton- und 2 Pausentasten, wurde also in dieser Ausführung vor allem für das „große Objekt" hergestellt.

6.2. Tongenerator, Teiler und Tonsteuernetzwerk

Für die Tonerzeugung wurde auf den bewährten TTL-Generator aus Bauplan 38 bzw. 45 zurückgegriffen, vor allem, weil er sich gegen Masse steuern läßt. Allerdings sollten seine Betriebsbedingungen möglichst konstant gehalten werden (stabilisierte Betriebsspannung, keine größeren Schwankungen der Umgebungstemperatur). Schließlich sollte bei Anwahl über 2 Oktaven mit automatischer Umschaltung (Bild 6.5) der Einfluß der Schaltdioden auf die Tonhöhe berücksichtigt werden. Bei Zwischenschalten der Codier/Decodierstrecke im „großen Objekt" entfällt diese Forderung, denn dort wird der Tongenerator sowohl beim Laden wie bei der Wiedergabe von den zuverlässig auf L schaltenden Speicherausgängen angesteuert. Wenn auch alle 7 (12) Potentiometer grundsätzlich 2,2-kΩ-Typen sein können, so empfiehlt sich doch eine Staffelung von 2,2 k — 2,2 k — 2,2 k (1k) — 1k — 1k — 470 Ω — 470 Ω (220 Ω) von c nach h (sinngemäß bei 12-Ton-Ausführung), was man jedoch erproben sollte.
Dem Tongenerator folgen zwei 2:1-Frequenzteiler mit einem *D* (oder *P*) *174* bzw. *274*. Der erste Teiler setzt lediglich die (als „2f" erzeugte) Tonfrequenzschwingung in eine mit symmetrischem Tastverhältnis um. Von seinem Ausgang gelangt die zunächst nicht weiter geteilte Frequenz an ein Gatter. Ein zweites

Gatter erhält die nochmals 2:1 geteilte Frequenz. Beide Gatter lassen sich über den „0/8" genannten Eingang mit L sperren. Es erscheint dann kein Ton am Ausgang. Dieser Eingang wird in der „mini-Orgel"-Variante mit dem obersten Punkt des Tastenfelds verbunden. Von welcher Oktave der Ton am Ausgang stammt, entscheidet der Eingang „D". Liegt er auf H, so ist das untere Freigabegatter gesperrt, und man hört die tieferen Töne. L an D' schaltet das Netzwerk auf die 1 Oktave höheren Töne um. D' wird

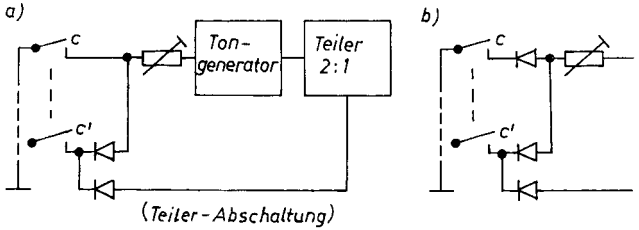


Bild 6.5 Automatische Teilerabschaltung bei Spielen der zweiten Oktave: a — einfach, b — mit Kompensation des Diodeneinflusses auf die Tonhöhe

in der „mini-Orgel"-Variante mit den Dioden des „Teilerabschaltungs"-Zweigs an L gelegt. Der Eingang „Tonstop bei Ende" hat erst für das große Objekt Bedeutung. Durch das Netzwerk hinter den Freigabegattern ist übrigens die ausgegebene Schwingung ohne Schaltspannungsanteil, was unschöne Tasten-„Clicks" verhindert.

Bild 6.6 zeigt den Stromlaufplan des Tongenerators mit Teiler und Netzwerk. Für die „mini-Orgel" werden die Punkte c bis h direkt (bzw. — bei 2 Oktaven — gemäß Bild 6.5) mit dem Tastenfeld verbunden.

6.3. NF-Verstärker

Der Aufwand für den Wiedergabeteil beider Varianten ist beliebig. Wer die „mini-Orgel" umweltschonend mit Hörern betreibt, kommt mit einem Transistor aus (Beispiel siehe Bild 6.27 in Abschnitt 6.12). Mittleren Ansprüchen wird z. B. ein mit dem *A 210 D* bestückter Verstärker gerecht. Ein solcher war Bestand-

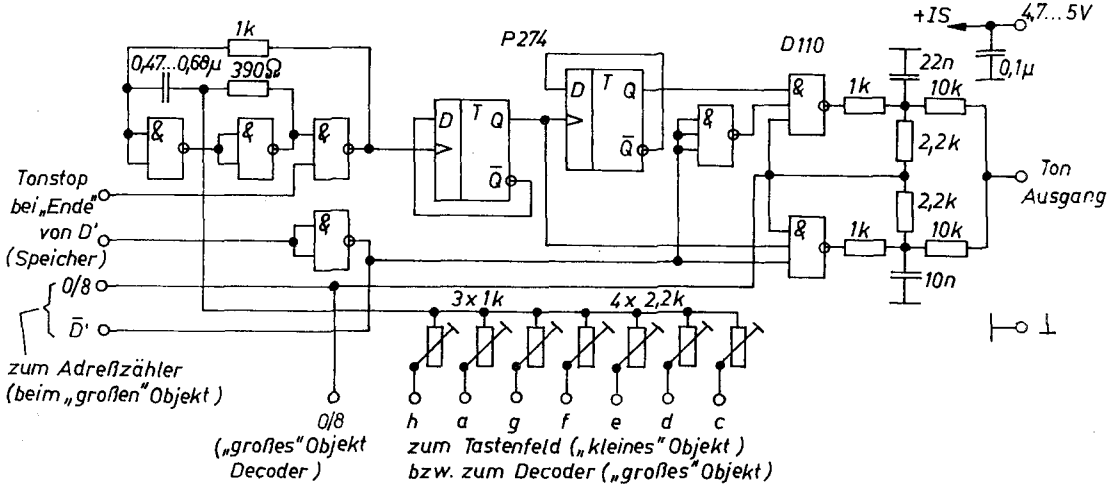
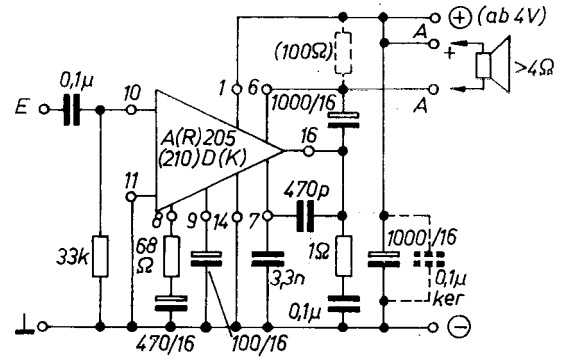


Bild 6.6 Tongenerator, Teiler und Netzwerk für die „mini-Orgel" (über c bis h auch vom Decoder des „großen Objekts" steuerbar!)



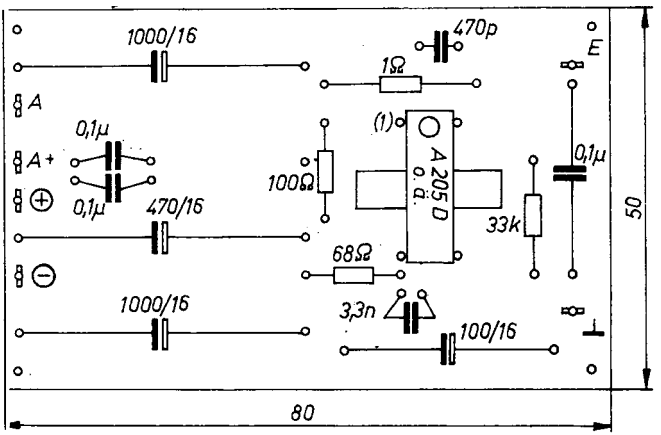


Bild 6.7 Vorschlag für einen NF-Verstärker zu beiden Objekten: a — Stromlaufplan, b — Bestückungsplan (Leiterbild wie „typofix"-Folie zu Bauplan 42!)

teil von Bauplan 42. Bild 6.7 wiederholt die wichtigsten Informationen dazu. Es empfiehlt sich, ein Lautstärkepotentiometer (z. B. 47 kΩ) zwischen Tonausgang und Verstärkereingang zu schalten!

6.4. Netzteil

Bei kleiner Aussteuerung des NF-Verstärkers (mit Vorwiderstand ggf. begrenzen, damit die stabilisierte Spannung nicht zu-

sammenbricht) genügt ein 0,5-A-Klingeltransformator: Aus der gleichgerichteten, aber noch unstabilisierten Spannung wird der NF-Verstärker gespeist, während der Tongenerator über einen einfachen stabilisierten Netzteil (vgl. z. B. Bauplan 38 bzw. 45 [11]) versorgt wird.

6.5. Übersicht und Gesamtfunktion der Spieldose

Tonerzeugung und Tonwiedergabe, bisher noch gleichzeitig und jeweils „einmalig" ablaufend, lassen sich mit mikroelektronischen Speicherschaltkreisen zeitlich beliebig auseinanderrücken, und die Wiedergabe kann beliebig oft (und überaus exakt) wiederholt werden. Das Fassungsvermögen eines *S 202 D* ist dabei so groß, daß sich nicht nur eine, sondern mehrere Melodien speichern lassen. Allerdings muß man sie dazu „digitalisieren". Da der *S 202 D* nur 1 bit „breit" speichert, sind für die Unterscheidung von 7 Tönen 3 bit nötig, denn in binärer Codierung sind dann $2^3 = 8$ verschiedene Kombinationen möglich. Werden also die Schalter des Tastenfelds über Dioden so verknüpft, daß die 7 Töne einer Oktave zu 7 unterschiedlichen Dreierkombinationen von L und H werden, so sind die Töne damit bereits zu digitalen „Worten" codiert. Die 3 Leitungen, auf denen sie nun weitergeführt werden, seien A, B und C. Mit ihnen werden die Speicher A, B, C geladen. Von deren Ausgängen gelangen die 3-bit-Worte an einen Decoder, der genau das Umgekehrte tut, nämlich aus

Nr.	A'	B'	C'	Ton	f [Hz]	1/f [µs]
0	H	H	H		Pause	
1	L	L	L	c'	261,6	3822,6
2	H	L	L	d'	293,7	3404,8
3	L	H	L	e'	329,7	3033,1
4	H	H	L	f'	349,2	2863,7
5	L	L	H	g'	392,0	2551,0
6	H	L	H	a'	440,0	2272,7
7	L	H	H	h'	493,9	2024,7
8	H	H	H		Pause	

Bild 6.8 Binärcodierung der 7 Töne einer Oktave

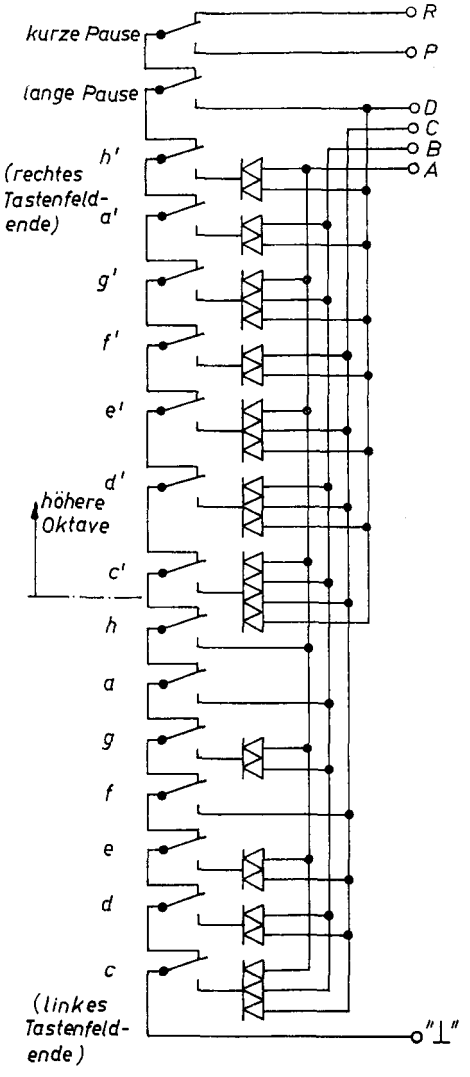


Bild 6.9
Tastenfeld mit Coder für digitale Tonspeicherung

ihnen „1 aus 7" auswählt. Als „aktives L" schaltet diese Information dann im Tongenerator zwecks Hörkontrolle den Ton ein, der auf der Tastatur gerade angewählt worden ist. Man könnte natürlich auch A, B und C direkt zum Decoder führen („digitale mini-Orgel"). Das wäre aber für diesen Zweck nicht nur unnötig kompliziert, sondern ergäbe auch andere Töne, bedingt durch die „unsauberen" Pegelbedingungen im Falle der Diodenstrecken vor den Generatoreingängen. So aber werden bereits die sauberen L- bzw. H-Pegel A′, B′ und C′, nämlich die der Ausgänge des Speicherblocks aus 3× *S 202 D*, an die Generatoreingänge geführt. An den Eingängen A, B, und C der Speicher aber liegt die L-H-Gruppe vom Tastenfeldcoder an. Die gleichzeitige Tonausgabe (als „Dienstleistung" des *S 202 D*) ist selbstverständlich nur möglich, wenn durch entsprechende Steuerung der Speicherblock auf „Schreiben" geschaltet ist ($\overline{\text{WE}}$ auf L). Die Adressensteuerung bestimmt dabei, welcher Speicherplatz gerade belegt wird.

Die gewählte Taste kann nun lange oder kurz gedrückt sein. Das spielt keine Rolle. Wie lang der Ton bei der Wiedergabe sein wird, bestimmt später erst der Taktgenerator, der den Adressenwähler (einen Zählschaltkreis mit 4 bit breitem Ausgang) immer dann einen Schritt weiterschaltet, wenn eine Taste losgelassen wurde.

In der gewählten Codierung (Bild 6.8) bedeutet HHH „keinen Ton". Die über den Tontasten angeordneten beiden Pausentasten (siehe Bild 6.9) sorgen dafür, daß der Adreßzähler auch dann einen Schritt weitergeschaltet wird. Während aber die „lange" Pause dann die Länge des kürzesten gespeicherten Tons hat (weil der Taktgenerator auf diesem Platz genau so lange wie auf einem mit Toninformation geladenen Platz verharrt), kann über Speicher D mit der Taste „kurze Pause" eine halb so lange Pause programmiert werden, die man mindestens zum Trennen der sonst ineinander übergehenden Töne einer Melodie verwenden sollte. D ist nämlich das 4. bit, das bei Tonwahl nur in der 2. Oktave wirksam ist (siehe Bild 6.9). Es schaltet im Tongenerator den 2:1-Teiler ein- bzw. aus. (Der ganze Speicherblock besteht aus diesem Grund aus 4× *S 202 D* statt aus nur 3.) Durch diese die Taktfrequenz steuernde Pauseneingabe braucht man nun sowohl für kurze wie für lange Pause jeweils nur einen Speicherplatz. Erst wenn längere Pausen gewünscht werden, muß man die Pausentaste entsprechend zweimal betätigen.

Bild 6.10 Leiterplatte für Coder: a — mit Mehrfachdioden, b — mit axialen Einzeldioden (nur Leiterseite) dargestellt; bei unterem h, a, f und bei langer Pause Drahtbrücken einsetzen)

An dieser Stelle sei nochmals betont: Im Inland waren Decoderschaltkreise für 1 aus 10 bisher so gut wie nicht und 1 aus 16 selten (aus Importen) im Amateurbedarfshandel erhältlich. Daher wurde die 7-Ton-2-Oktaven-Variante als mit Einzelhalbleitern noch am vernünftigsten realisierbar gewählt. Die 12 Töne einer „kompletten" Oktave würden sich erst über einen solchen integrierten Decoder mit vertretbarem Aufwand speichern lassen (vgl. dazu Abschnitt 6.15!). Daher die „Triola"-Version.

6.6. Tastenfeld mit Coder

Das bereits zweimal angesprochene Bild 6.9 gibt den jetzt nötigen Aufwand im geschilderten Sinne wieder. Bauen läßt sich diese Tastatur nach den gleichen Gesichtspunkten wie die bereits gezeigte. Der Coder ist am günstigsten mit Mehrfachdioden mit gemeinsamer Anode (*SAM 42* bis *SAM 45*) zu realisieren. Dafür zeigt Bild 6.10a einen Leiterplattenvorschlag. Die jeweils nicht benötigten Diodenanschlüsse werden vor dem Bestücken abgeschnitten oder umgebogen. Bei Einzeldioden sind axiale Typen (bzw. z. B. *SA 303*, *SA 412* oder *SA 418*) günstig oder wenigstens solche mit langen Anschlüssen. Die Leiterplatte wird dann entsprechend länger (Bild 6.10b).

6.7. Tongenerator mit diskretem Decoder

Der Tongenerator und alles weitere bis zur NF entspricht den schon erläuterten Schaltungsteilen. Allerdings werden die Potentiometer nicht mehr von den Tasten angesteuert, sondern von der binär- zu 1-aus-7-decodierten Information aus den Speicherschaltkreisausgängen. Für diesen Decoder entstand die Transistorkombination nach Bild 6.11. Achtung! Wer den Tongenerator zunächst für Einsatz in der „mini-Orgel" abgeglichen hat, muß jetzt neu abgleichen! Man bedenke, daß in der Regel in Reihe zum Potentiometer 3 Kollektor-Emitter-Strecken liegen! Bei näherer Betrachtung ist dabei teilweise mit erheblichen (funktionsbedingten!) Restspannungen zu rechnen, auch, wenn die Transistoren noch so kleine eigene Restspannungen im Durchlaßzustand haben. Zum Ausgleich ungünstiger Potential-„An-

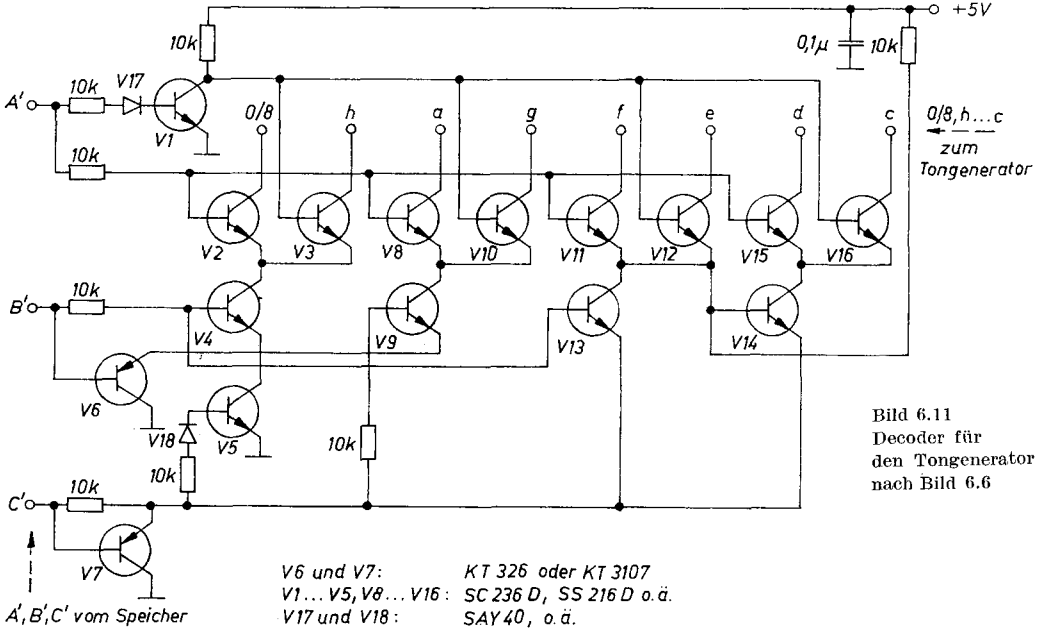


Bild 6.11
Decoder für
den Tongenerator
nach Bild 6.6

V6 und V7: KT 326 oder KT 3107
V1 ... V5, V8 ... V16: SC 236 D, SS 216 D o. ä.
V17 und V18: SAY 40, o. ä.

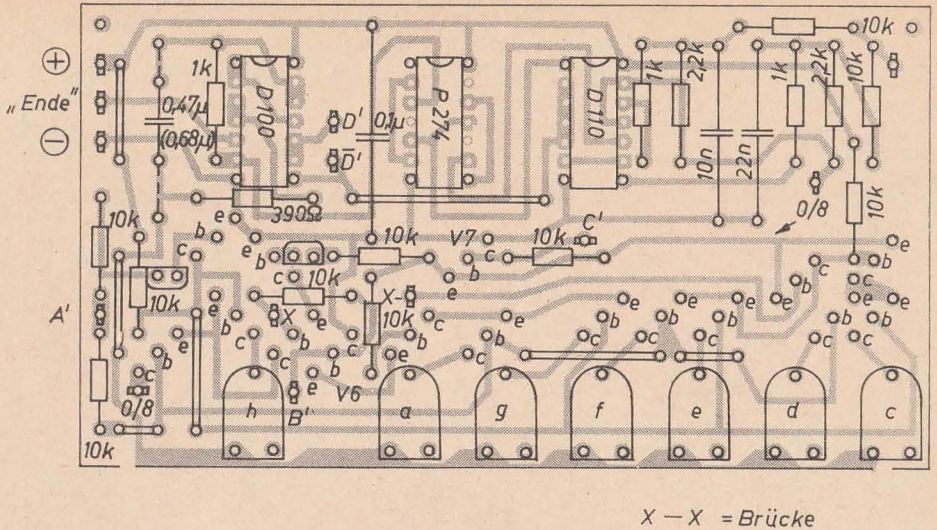
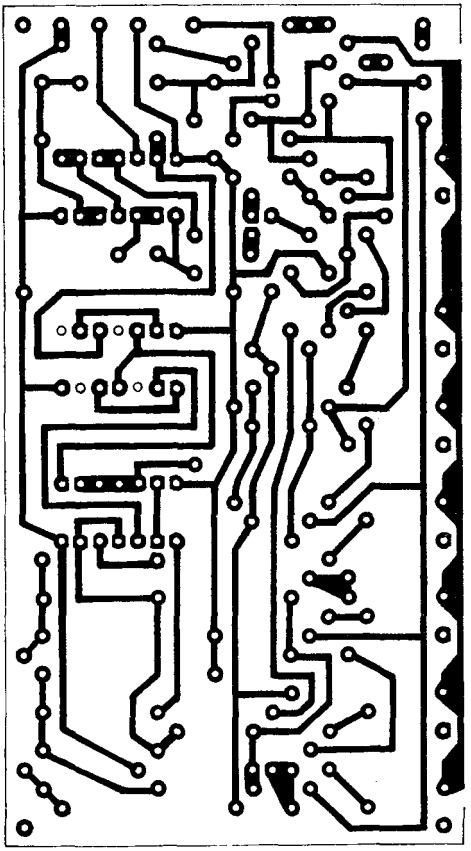


Bild 6.12 Leiterplatte für Tongenerator mit Teiler, Netzwerk und Decoder (ohne letztgenannten auch für „mini-Orgel" benutzbar; dazu Stecklötösen in die dann freien Kollektoranschlüsse zu den Potentiometern einsetzen und mit Tastenschalterkontakten verdrahten!); a — Bestückungsseite, b — Leiterseite



häufungen" wurden daher in den Eingang A′ und hinter C′ noch Dioden eingefügt (*V*17, *V*18). Anderenfalls ließen sich direkt gar nicht alle Töne anspielen, da die entsprechenden Strecken nicht bis zum Potentiometer durchgeschaltet wurden. (Ton e mit *V*12, *V*13, *V*7 war davon besonders betroffen.) Man bedenke, daß z. B. an A′ ein npn-Transistor von L gesperrt werden muß, wobei in der Strecke A′-Masse noch, tastaturcodebedingt, bei einigen Tönen eine Diode liegt! Für den Abgleich des Tongenerators (das gilt auch schon für die direkte Tonerzeugung) empfiehlt sich ein Frequenzmesser, der an den Ausgang des 2. D-Flip-Flop angeschaltet wird. Dort tritt ja die tiefere Oktave auf. Bei Bedarf kann man bei Anspielen von c (denn der Abgleich sollte gleich über die Tastatur vorgenommen werden!) noch den Wert des Tongeneratorkondensators erhöhen oder verkleinern. Auch die beiden Widerstände des Generators können noch etwas variiert werden, etwa um 10% nach oben oder nach unten.
Die Frequenzen in diesem Bereich lassen sich am genauesten über ihre Periodendauer bestimmen. (Das ist eine Frage der Torzeit.) Daher enthält bereits Bild 6.8 entsprechende Werte. Wer genügend musikalisches Gehör hat, kommt natürlich ohne Frequenzmesser aus. In diesem Falle ist eine Triola als Vergleichstongeber sehr praktisch. Da der Tongenerator einerseits erst mit Decoder zusammen für das große Objekt interessant ist und da sich andererseits für die „mini-Orgel" dann eine Teilbestückung anbietet, entsteht die Leiterplatte nach Bild 6.12.

6.8. Speicherblock

„Herz" des großen Objekts ist der 4-bit-Speicherblock mit 4× *S 202 D* (3× für Tonspeicherung, 1× für Oktavteilersteuerung bzw. Pausenumschaltung). Bild 6.13 zeigt seinen vollständigen Stromlaufplan. „Vollständig" wurden allerdings die Adressenleitungen nicht dargestellt. Vielmehr bedeuten Schrägstrich und Ziffer(n), daß es sich um ein „Leitungsbündel" von n Leitungen handelt. Es hat keinen Sinn, diesen Block allein in Betrieb zu nehmen und ihn irgendwie „von Hand" zu laden. Jeder unbeschaltete Eingang fängt dann undefinierte Störungen auf. Erst in Verbindung mit der Adreßsteuerung (und nach dem Anschluß an Tastenfeld und Decoder) sollte getestet werden.

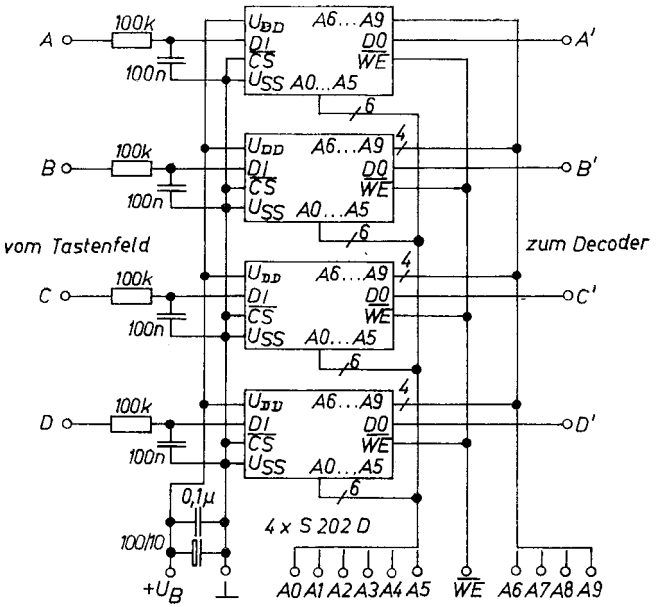


Bild 6.13 Speicherblock mit $4 \times S\ 202\ D$ zum digitalen Speichern von 7 Tönen über 2 Oktaven

Die Funktion dieser Gesamtschaltung dürfte auf Grund der bisherigen Erläuterungen genügend „durchsichtig" geworden sein. Die *RC*-Glieder an den Eingängen sind eine Konsequenz der endlichen Impulsbreite, die zum Laden gebraucht wird. Man bedenke, daß der Adreßzähler nach Loslassen der Taste, die den betroffenen Eingängen ein L zugeordnet hat, weitergeschaltet wird, während diese L-Information bei zu kleiner Zeitkonstante (oder auch bei hoher Diodendurchlaßspannung!) im Moment des Umschaltens sonst schon wieder zu H würde (Ergebnis: Pausen auf allen Plätzen!). Problematisch erscheint zunächst die Leiterplatte für eine solche 4-fach-Parallelschaltung von Schaltkreisen. Um eine Zweiseiten-Leiterplatte kommt man nun nicht mehr herum. Das klingt aber schlimmer, als es ist. Wie Bild 6.14 zeigt, besteht die Leiterplatte vorwiegend aus parallelen Leitern, die man z. B. aus einer Streifenleiterplatte ohne Ätzen gewinnen kann. Nur zwischen den Schaltkreisen ist dann Trennaufwand

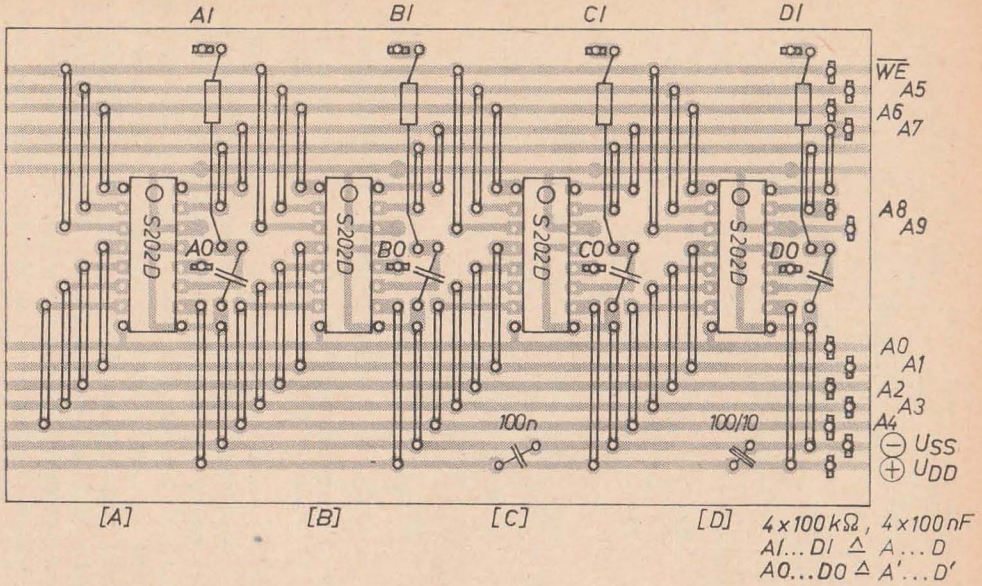
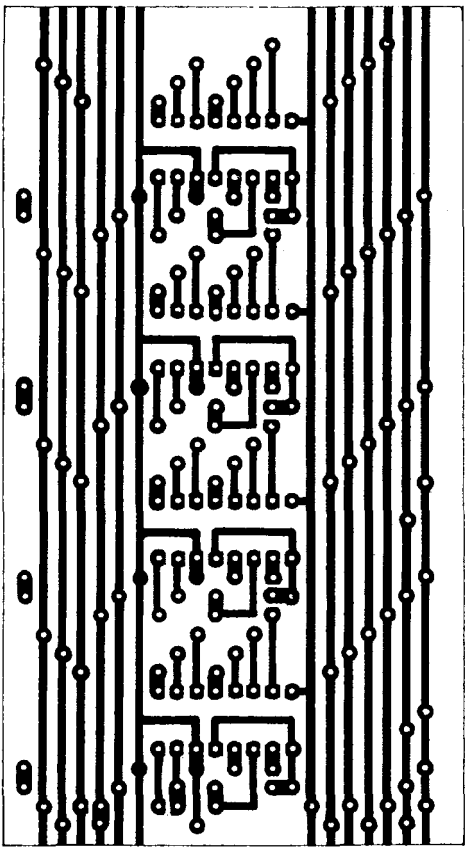


Bild 6.14 **Leiterplatte für Bild 6.13: a — Bestückungsseite, b — Leiterseite, c — Leiterzüge der Bestückungsseite**



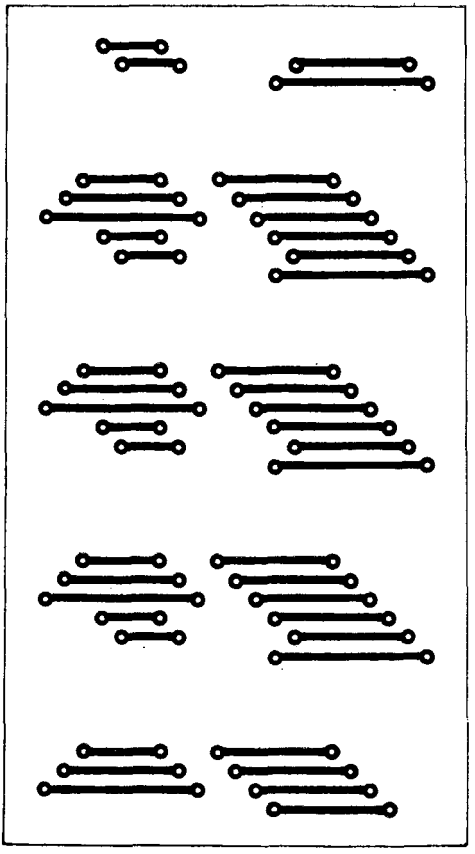


Bild 6.14 c

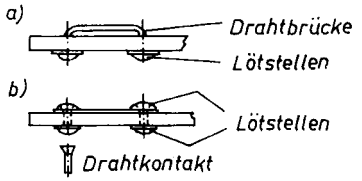


Bild 6.15
Möglichkeiten für die Zweiebenen-Leiterplatte nach Bild 6.14

nötig. Es lag nahe, darum doch eine Spezialplatte vorzugeben, die man über „typofix" gewinnt. Bauelementeseitig werden diese Leiter entweder von Drahtbrücken oder von Leiterzügen gekreuzt. An den gewünschten Punkten sind „Durchkontaktierungen" nötig — entweder in Form der abgebogenen Enden der Drahtbrücken oder als kurze Drahtstücken. Bild 6.15 zeigt die beiden Möglichkeiten. Steht 2seitig kaschiertes Halbzeug zur Verfügung, so geht man z. B. so vor: Das „typofix"-Bild der Leiterseite wird nach den bekannten Richtlinien aufgebracht und mit Fotorollenquetscher festgedrückt. Dann bestreicht man die Rückseite der Folie lückenlos mit Schutzlack aus dem Ätzsatz. Nach dem Trocknen wird geätzt. Die von allen Schutzschichten gesäuberte Platte bohrt man nun sauber mit einem scharfen 1-mm-Bohrer. Dabei genügt es vorerst, die Bohrungen anzubringen, für die Durchkontaktierungen erforderlich sind. Mit der Kante eines Halbzeugstücks wird Grat entfernt. Auf die saubere Rückseite bringt man nun — bei Bedarf in Einzelstücken — die Rückverdrahtung vom *typofix*-Blatt „treffsicher" mit den Lötaugen auf den entsprechenden Bohrungen auf. Wieder folgen Rollenquetscher und Lackieren der unteren Seite (also der fertigen Leiterzüge). Jetzt ist aber Vorsicht geboten, damit durch die Löcher wandernder Lack nicht rückseitig unerwünschte Inseln erzeugt! Man kann natürlich auch, da die Leiter relativ breit sind, beide Seiten auf einmal mit *typofix* abdecken. Zumindest 4 Orientierungsbohrungen an den Plattenecken sind aber zu empfehlen. Die Herstellung erwies sich kaum schwieriger als die einer Einlagenplatte, und auch das Durchkontaktieren war relativ schnell erledigt. Dabei wurde verzinnter 0,8-mm-Draht mit dem stumpfen Teil eines Seitenschneiders etwas breitgedrückt und dann so in das jeweilige Loch gefädelt, daß er mit diesem Teil ähnlich einer Stecklötöse festsaß. So konnte beidseits zuverlässig gelötet werden. Die Schaltkreise setzt man (unbedingt!) zuletzt ein, da es sich um elektrostatisch empfindliche

MOS-Bauelemente handelt. Man hüte sich daher auch vor statischen Ladungen (Kunststoffverpackung und -kleidung); Berühren der Anschlüsse bis zum Einbau vermeiden! Es empfiehlt sich dabei, immer eine Reihe mit dem vom Netz getrennten und an einer leitenden, geerdeten Unterlage (kupferkaschierte Platte) „entladenen" Lötkolben zu löten und danach den Kolben neu zu heizen.

6.9. Adressierung

Wie eingangs bereits skizziert, wurde das Speicherplatzangebot in 16×64 Plätze aufgeteilt. 64 Takte kann damit maximal jede gespeicherte Tonfolge (einschließlich Pausen) enthalten. Als Takt gilt die kürzeste Tonlänge. Geht man also z. B. von 1/16-Ton als kürzesten aus, so braucht ein 1/8-Ton 2 Plätze, ein 1/4 sogar 4. 64 Plätze bedeutet, daß man 6 Adreßeingänge des Speicherblocks binär ansteuern muß, denn $2^6 = 64$. Die restlichen 4 Adreßeingänge können damit zur Anwahl von $2^4 = 16$ „Melodiezeilen" benutzt werden. Dazu gibt es mehrere Möglichkeiten, auch z. B. über Dreh- oder Tastenschalter. Man muß ja auch (anfangs — später reizt es schon!) nicht das gesamte Platzangebot nutzen. Als Minimum genügt eine Zeile. Im Vergleich zum 7-Töner aus Bauplan 38 bzw. 45 könnte man dieses „Melodiestückchen", wenn auf Zwischenräume verzichtet wird, auf einer „Zeile" des vorliegenden Speichers gleich neunmal hintereinander unterbringen (und 144mal im ganzen Speicherblock ...)!

Für das Einüben legt man also die Adresseneingänge A6 bis A9 (wenn A0 bis A5 für die Tonschritte benutzt werden) an H oder an L, also an Plus oder an Masse. Schon Umschalten eines dieser Eingänge auf den entgegengesetzten Pegel erlaubt die Auswahl von 2 Melodien.

A0 bis A5 müssen beim Speichern in Einzelschritten und bei Wiedergabe von einem Taktgenerator (automatisch) binär codiert hintereinander als Schritte 0 bis 63 angewählt werden können. Das Prinzip dieser beiden Anwahlarten zeigt Bild 6.16. Bild 6.17 gibt den vollständigen Adreßzähler wieder, der aus einem 4-bit-Zählschaltkreis (*D* oder *P 193*) und aus 3 D-Flip-Flop ($1^1/_2 \times$ *D 174* oder *P 274*) besteht. Das letzte Flip-Flop gehört nicht mehr zum Zählumfang, sondern stellt eindeutige Start-Stop-Verhält-

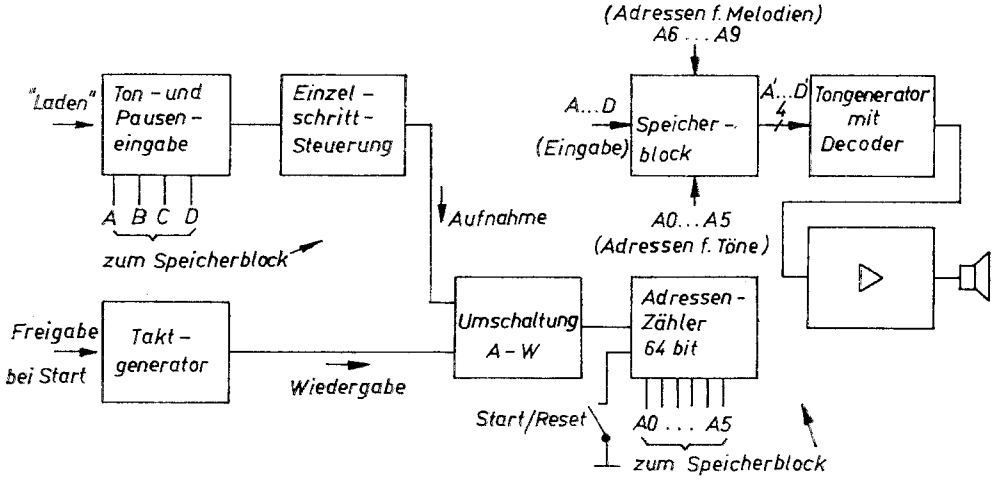


Bild 6.16 Die beiden Steuerarten des Adreßzählers

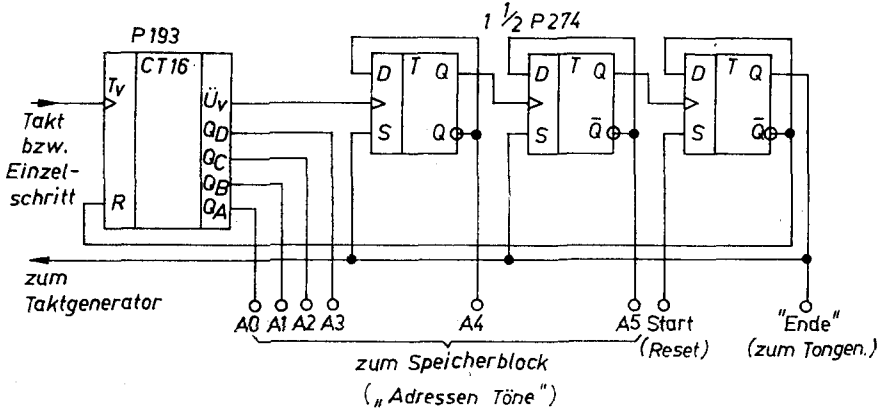


Bild 6.17 Stromlaufplan des Adreßzählers

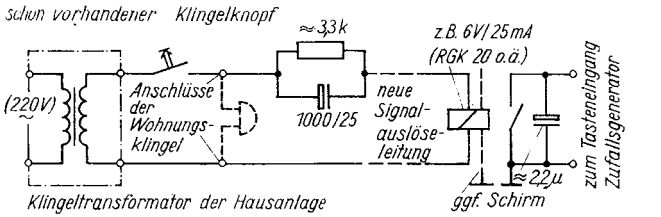


Bild 6.18 So kann parallel zur ursprünglichen Wohnungsklingel oder an den jetzt freien Klingelanschlüssen ein Startsignal für die Ablaufsteuerung gewonnen werden (vgl. Bauplan 45)

nisse sicher. Eine HL-Flanke an seinem Setzeingang bringt Q auf H. (Q hatte am Ende des Zählumfangs des Adreßzählers auf L geschaltet und damit die beiden vorhergehenden Flip-Flop an ihren S-Eingängen gesetzt, während vom gleichzeitig auf H gewechselten $\overline{Q}$ über R der 4-bit-Zähler rückgesetzt worden war.) Dieses H gibt auch die S-Eingänge der beiden Flip-Flop frei, und das L von Q schaltet den 4-bit-Zähler auf Bereitschaft.

Je nach Stellung der AW-Umschaltung ist damit gemäß Bild 6.16 nach Drücken der (nichtrastenden) Starttaste das Laden möglich („A"), oder die Melodie läuft ab („W"). Diese Taste ist also auch der (erste) „Klingelknopf".

Wie schon in den Bauplänen 38 und 45 festgestellt, darf jedoch eine Steuerleitung an einer solchen TTL-Schaltung nicht von fremden Störfeldern (besonders Schaltimpulsen) beeinflußt werden. Da im vorliegenden Falle eine einfache Abblockung mit einem Elektrolytkondensator wie in den genannten Bauplänen nicht möglich ist — ein Blick in den Stromlaufplan zeigt es —, sollte von der in Bauplan 45 gebotenen Möglichkeit Gebrauch gemacht werden: Aus dem (vorhandenen) Klingelspannungskreis wird der Startimpuls über eine Relaisschaltung gewonnen (Bild 6.18) [11]. Es ist aber auch möglich, in der noch freien Ecke der Adreßsteuerung einen Transistor unterzubringen, den man dann über eine durch *RC*-Glied gegen Fremdstörungen gesiebte Leitung mit der externen Starttaste (z. B. an der Tür) aktiviert. Es gibt dafür also eine ganze Reihe von Realisierungen.

Der vollständige Stromlaufplan der Adreßsteuerung ist in Bild 6.19 dargestellt. Zu ihm direkt gehört die bereits mitskizzierte kleine Bedieneinheit, die zweckmäßig auch eine dem späteren Klingelknopf parallelgeschaltete Start- und Resettaste enthält. Sie be-

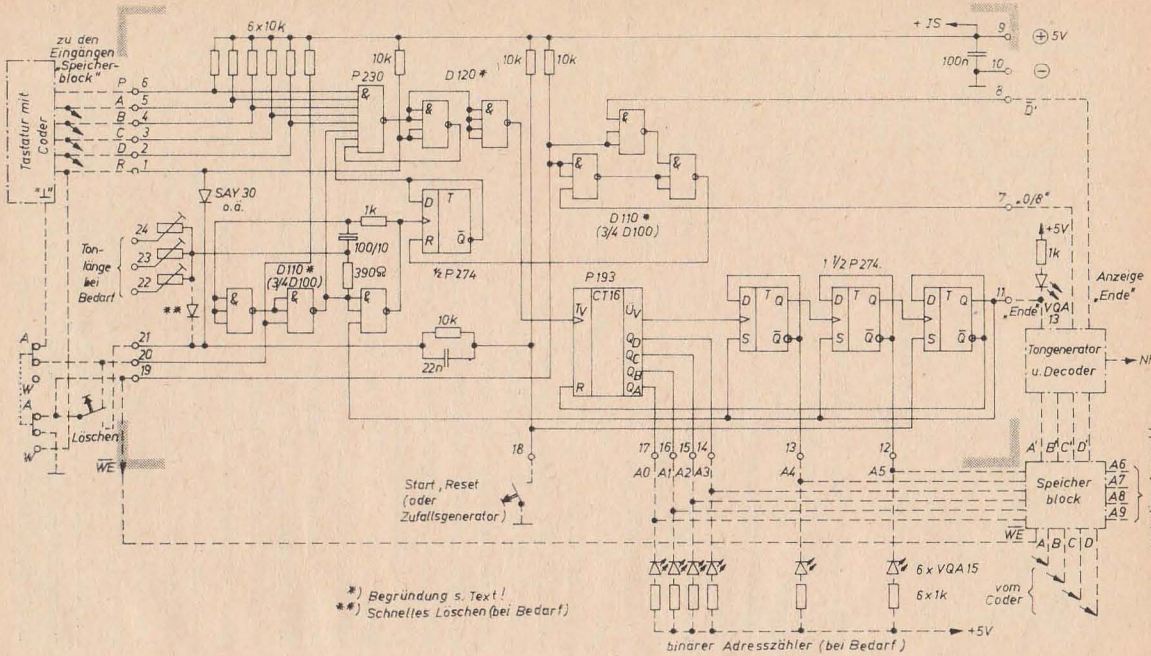


Bild 6.19 Gesamtstromlaufplan der Adreßsteuerung (gestrichelt; Verknüpfung zum Gesamtgerät)

steht damit aus einem 2poligen Simetoumschalter „AW", einem Mikromoment- oder Simetoumschalter „Löschen" und einer einfachen, nichtrastenden Taste „Start/Reset".

In der Gesamtschaltung der Steuerung erkennt man rechts unten wieder den Adreßzähler aus Bild 6.16. Links liegt der bis auf die Größe des zeitbestimmenden Kondensators dem Tongenerator entsprechende Taktgenerator. Seine 3 zusätzlichen Tonlängensteuereingänge sind als „Zugabe bei Bedarf" zu werten und können ggf. weggelassen werden. Eine Diode von ihrem Sammelpunkt nach Anschluß 21 könnte (ebenfalls bei Bedarf) den Löschvorgang verkürzen.

Der Taktgenerator steuert ein D-Flip-Flop an, d. h., seine Frequenz wird normalerweise halbiert. Dazu muß sein R-Eingang auf H-Pegel liegen. Erhält er von der Gatterverknüpfung (mit den Eingängen 7 und 8) dagegen L, dann geht $\overline{Q}$ auf H. Nur in diesem Falle kann der mit der Taktfrequenz direkt belegte Eingang des *P 230* (*D 130*) auch mit dieser Frequenz gesteuert werden. Da der R-Eingang des Flip-Flop nur L erhält, wenn von D die Information „kurze Pause" kommt, wird der *P 230* in allen anderen Fällen mit der Hälfte der Taktfrequenz periodisch freigegeben und gesperrt. Damit ist die kurze Pause (von der entsprechenden Taste im Tastenfeld ausgelöst) stets halb so lang wie jede Toneinheit bzw. wie die „lange Pause". ($\overline{D}$ heißt ja: Wenn im D-Speicher H enthalten ist, also eben Taste „lange Pause" *nicht* gedrückt war, dann ist $\overline{D}$ L.) Die Bedeutung des Eingangs „0/8" in diesem Teil der Steuerung wird klar, wenn man bedenkt, daß der Tondecoder ja wegen der Decodierung „1 aus 7" keine Töne aktivieren soll, wenn alle Eingänge H führen. Dann liefert der Punkt „0/8" L, sperrt intern im Tongenerator den Ausgang (siehe dortiges Schaltnetzwerk mit *D 110*) und liefert L für „0/8" an die Adreßsteuerung. Wenn dabei auch $\overline{D}$ gerade L ist, erhält also der R-Eingang des Taktfrequenzteiler-Flip-Flop tatsächlich auch L.

Der Hauptzweck des *P 230* besteht in der Weitergabe der Information, ob eine der Tasten im Tastenfeld gedrückt war oder nicht. Jedesmal nach Loslassen einer Eingabetaste soll ja der Adreßzähler einen Schritt weitergeschaltet werden. Der *D 120* hinter dem *P 230* gibt eine LH-Zählflanke an den 4-bit-Zähler aber nur weiter, wenn der *P 230* am Ausgang von H auf L schaltet. Er

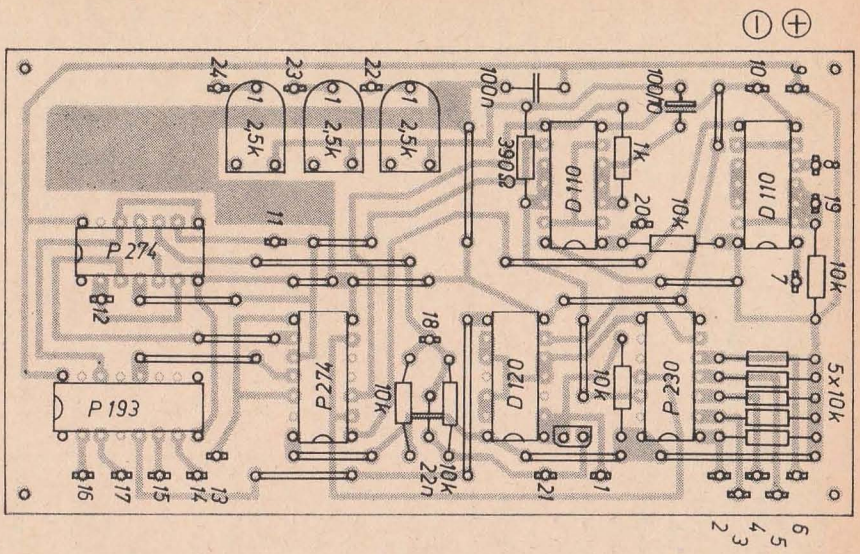
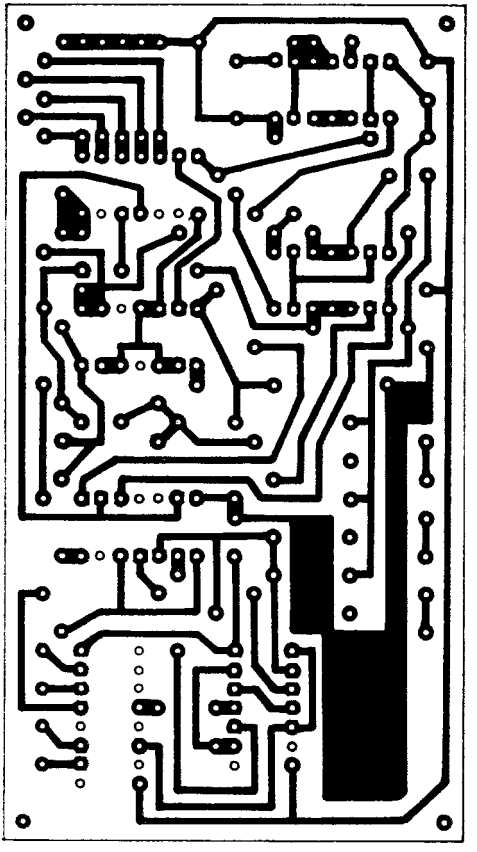


Bild 6.20 Leiterplatte der Adreßsteuerung nach Bild 6.19; a — Bestückungsseite, b — Leiterseite, c — Hinweis für „Modifizieren" von *D 100* auf Anschlußbild *D 110*, d — Leiterzüge auf der Bestückungsseite



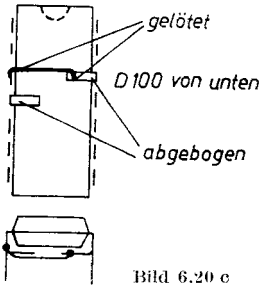


Bild 6.20 c

führt am Ausgang aber nur L, wenn alle Eingänge H erhalten. Betrachtet man nun daraufhin die beiden Betriebsarten, nämlich Aufnahme (A) und Wiedergabe (W), so gilt folgendes:
A bedeutet: Taktgenerator gesperrt, also Taktausgang für *P 230* auf H. Auch der Taktteiler-Flip-Flop-Ausgang führt H, da sein R auf L liegt, weil von Anschluß 19 her das steuernde Gatter eingangsseitig beide Male H führt. R ist über das (nicht gedrückte) Tastenfeld an L gelegt, also führt der Ausgang des mit R verbundenen Gatters H. Die anderen *P 230*-Eingänge haben H, weil noch keine Taste gedrückt worden ist. $\overline{\text{WE}}$ des Speicherblocks liegt an L, also ist Aufnahme vorbereitet. Der Adreßzähler steht noch beliebig. Die Speicher haben nach dem Einschalten undefinierte Zustände. Sie können mit „L" ebenso wie mit „H" geladen sein. Es empfiehlt sich daher, zunächst „mit Pausen zu laden". Anderenfalls würden kürzere Melodien in zufälligen Tonfolgen enden.
Mit der Löschtaste wird daher der Taktgenerator freigegeben. Gleichzeitig sorgt die Diode von 1 nach 21 dafür, daß das „R-Gatter„ ausgangsseitig an H bleibt. Über 21 erhält auch der S-Eingang des letzten Flip-Flop im Adreßzähler durch das *RC-Glied* eine HL-Flanke und gibt damit die Zählsperre frei, die auch den Taktgenerator freigibt. Da 20 durch Drücken der Löschtaste H angenommen hat, ist das Tastenfeld wirkungslos. Alle von ihm kommenden Leitungen bleiben also auf H. Der Taktgenerator schaltet nun ungehindert den Adreßzähler bis 64 durch, und alle 64 Speicherplätze werden mit H, also mit Pausen, geladen. Die Leuchtdiode „Ende" zeigt an, wenn dieser Vorgang beendet ist. Nun kann die Löschtaste losgelassen werden. Beim Drücken der

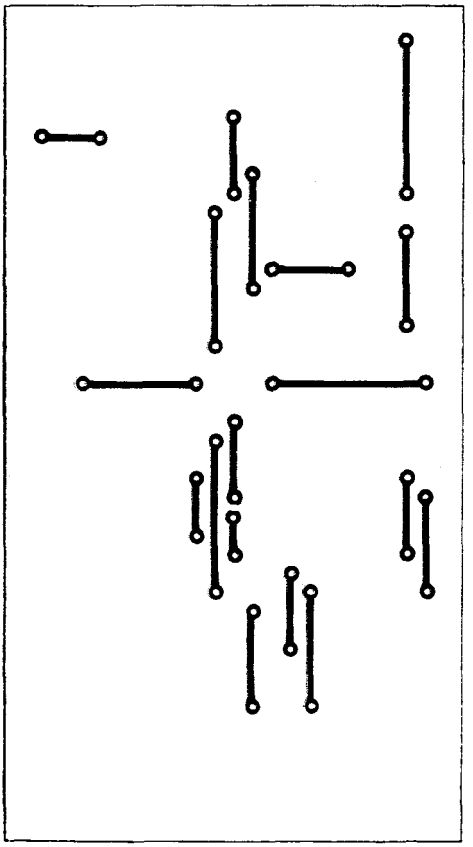


Bild 6.20 d

Starttaste verlöscht die Leuchtdiode wieder, und das Gerät ist aufnahmebereit.
Jede Aufnahme wird mit einer Pauseneingabe begonnen. Eingang P erhält dabei L, solange die Pausentaste gedrückt ist. Beim Loslassen geht der Ausgang des *P 230* wieder auf L, wobei das angeschlossene erste Gatter im Sinne eines Entprellers wirkt: Schon der erste L-Impuls liefert H an seinem Ausgang, der vorher (weil auch R durch die Taste auf H lag) für die Tastendruckdauer L führte. Somit wird der Adreßzähler eindeutig und zuverlässig am Ende nach jeder Tastenbetätigung einen Schritt weitergeschaltet. Die Aufnahme ist, wenn nicht schon vorher auf W geschaltet wurde, bei Schritt 64 beendet. Steht der Schalter auf W, so kann die in der von der Adresse an A6 bis A9 bestimmten „Zeile" gespeicherte Melodie jederzeit im Rhythmus des Taktgenerators wiedergegeben werden. Bild 6.20 zeigt eine Leiterplatte zur Adreßsteuerung im gleichen Format wie Tongenerator und Speicherblock sowie die Möglichkeit, für die ohnehin nur mit je 2 Eingängen verwendeten *D 110* auch *D 100* einzusetzen.

6.10. Hinweise zum Speichern von Melodien

- Auf Aufnahme (A) schalten.
- Vor dem Eingeben Speicherzeile löschen (Löschtaste bis zum Aufleuchten der „Ende"-Anzeige drücken).
- Mit Starttaste Freigabe sicherstellen („Ende"-Anzeige muß verlöschen).
- Jede Melodieeingabe ist mit einer Pauseneingabe zu beginnen.
- Einmaliges Drücken einer Taste ergibt die von der Impulsbreite des Taktgenerators bestimmte kürzeste Tonlänge bei Wiedergabe.
- Länge der Eingabebetätigung ist für Wiedergabelänge ohne Einfluß.
- Für doppelte Tonlänge zweimal gleiche Taste drücken (das wirkt bei Eingabe wie 2 Töne, ergibt jedoch nur einen, aber eben von doppelter Länge!).
- Pausen können speicherplatzsparend als „kurze" (halbe kleinste Tonlänge) oder „normale" (so lang wie kleinste Tonlänge) eingegeben werden.
- Für Vielfaches der Pausenlänge ebenfalls Pausentaste ent-

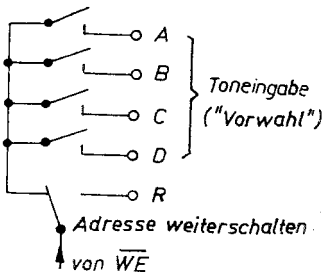


Bild 6.21
Einfachste „Ladeschaltung" für Melodien (ohne Diodencoder). Eingabe ist im Binärcode nötig, muß also durch eine „Ladetabelle" vorbereitet werden (Zuordnung gemäß Dioden in Bild 6.9). Eingabekontakte können auch rastend sein, denn für einen Ton sind meist mehrere zu schließen. Danach eigentliche Eingabetaste drücken, nächsten Ton vorwählen (bzw. Pause). Pause bedeutet: alle Kontakte offen

sprechend oft hintereinander drücken.
- Sollen 2 Töne nicht unmittelbar ineinander übergehen, so muß stets zwischen ihnen (auch bei gleichen Tönen) die gewünschte Pausenlänge eingegeben werden!
- Nach dem Laden auf Wiedergabe (W) schalten.
- Kürzere Tonfolgen als 64 Schritte sind möglich; der Rest ist dann automatisch Pause. Am Ende dieser Pause leuchtet bei Wiedergabe — ebenso wie bei voller Melodie — wieder die Ende-Anzeige.

Melodiebeispiele wurden „eingabegerecht" zusammengestellt. Bild 6.21 zeigt als Alternative zur Tastatur noch eine im Aufwand ganz einfache, allerdings wegen der Codierung nicht so leicht zu betätigende Eingabeeinrichtung (es müssen bis 4 Tasten zugleich gedrückt werden!).

6.11. Stromversorgung

Mit einer zunächst beliebigen 5-V-Spannungsquelle (belastbar bis etwa 0,7 A) wird der Strombedarf des Geräts festgestellt. Dabei sollte die Endstufe vorerst nur auf Mindestlautstärke gestellt werden. Im allgemeinen wird ein Gesamtbedarf von weniger als 0,5 A vorliegen. Das erste Mustergerät z. B. benötigte sogar nur 375 mA. Unter solchen Bedingungen (bis etwa 0,5 A) und bei den üblichen Netzspannungstoleranzen zwischen −15% und +10% von 220 V genügt ein 6-V/1-A-Klingeltransformator als Spannungsquelle. Er bleibt berührungsgeschützt in seiner Origi-

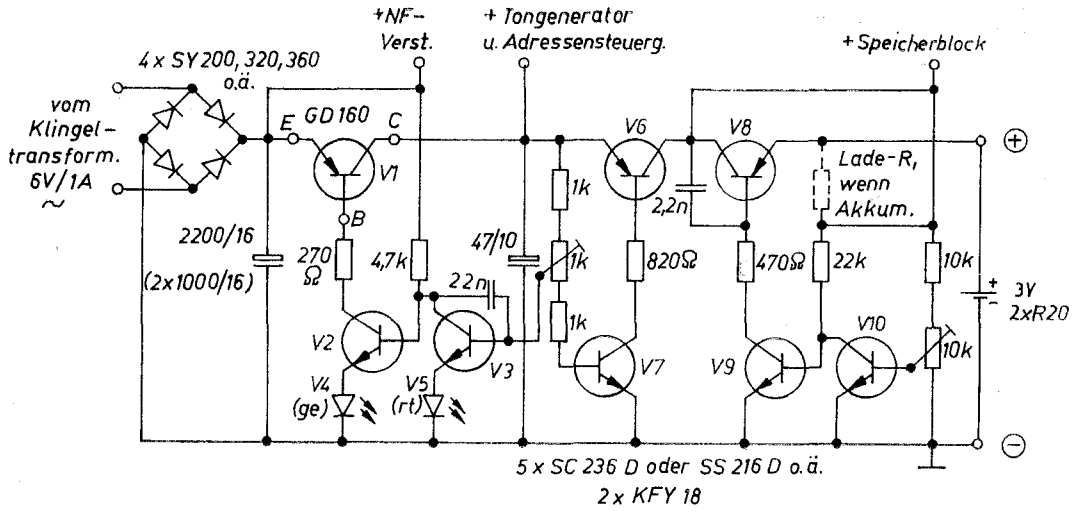


Bild 6.22 Stromversorgung des Gesamtgeräts mit Datensicherungsschaltung über sich automatisch einschaltende Stützbatterie bei Netzausfällen

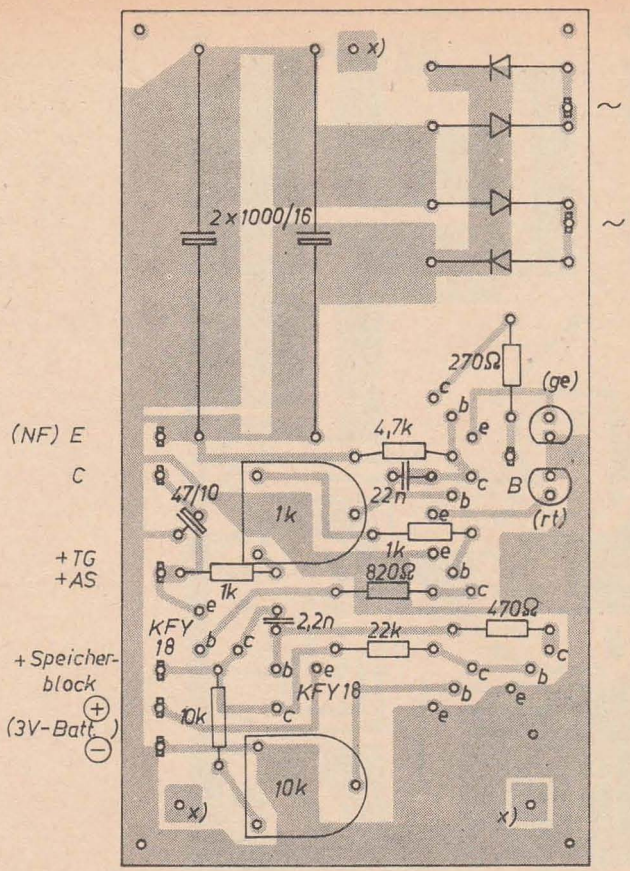
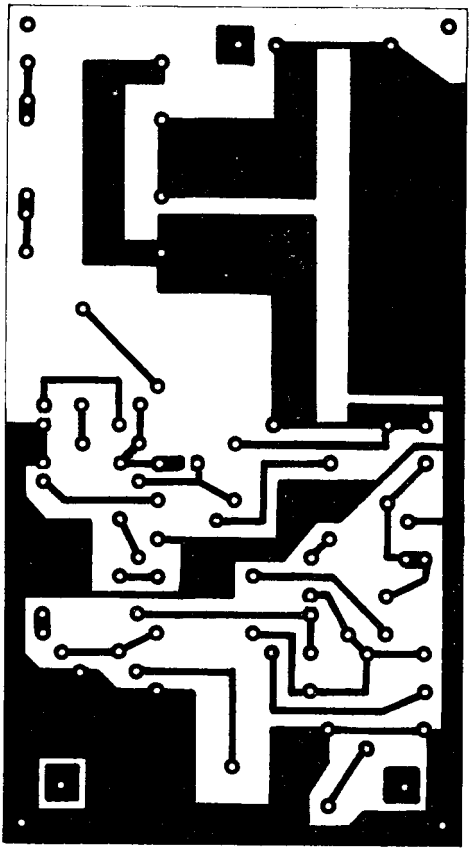


Bild 6.23 Leiterplatte des Stromversorgungsteils, a — Bestückungsseite, b — Leiterseite

nalhülle. So konnte das Regelteil nach Bild 6.22 ebenfalls komplett auf einer Leiterplatte von der Größe der anderen Platten untergebracht werden (Bild 6.23). Das Regelteil besteht aus der Hauptstromversorgung (*V*1 bis *V*3 mit den „Referenzdioden" *V*4 und *V*5) und aus der Schlafsteuerung mit *V*6 bis *V*10. An sie wird eine 3-V-Batterie aus 2 Monozellen *R 20* angeschlossen. Mit dem



10-kΩ-Potentiometer läßt sich die Schlafspannung einstellen. Sie sollte im Interesse kleinen Batteriestroms nur wenig über der zur Datenspeicherung nötigen liegen. Bis zu welcher Mindestspannung der Speicherblock noch nichts „vergißt", muß am Exemplar erprobt werden. Bei Ausfall der Netzspannung (z. B. auch Transport bei geladenem Speicher) sichern 2 frische Monozellen die Daten bis zu 2 Tagen. Bei Wiederkehr der Netzspannung werden sie wieder völlig entlastet. Die Art des Hauptregelteils nimmt auf die geringe Spannungsdifferenz zwischen der vom Graetz-

Gleichrichter bereitgestellten und der benötigten Spannung Rücksicht. Der *GD 160* (es kann ggf. auch ein *KD 615* sein) wird einfach auf einer Halbzeugplatte montiert, die durch 1-mm-Drähte mit der Leiterplatte mechanisch verbunden ist. Sollten Kurzschlüsse zu befürchten sein, so empfiehlt sich statt dessen ein Aluminiumkühlblech. Die Ausgangsspannung wird unter Last bei Netznennspannung auf etwa 4,8 V eingestellt. Die Endstufe schließt man zweckmäßig am Ladekondensator an. Ihre Stromaufnahme sollte — durch Eingangspegelbegrenzung oder durch Vorwiderstand zum Lautsprecher — auf etwa 100 mA begrenzt werden. Im allgemeinen genügen nämlich 100 mW und weniger für ausreichend laute Signalgabe. Selbstverständlich können auch mehrere Lautsprecher (z. B. in Serienschaltung) in der Wohnung verteilt werden.

6.12. Melodieauswahl

Der Einsatz dieser „elektronischen Spieldose" ist vielfältig. Man kann sie als (sogar die Eingabestellen durch unterschiedliche

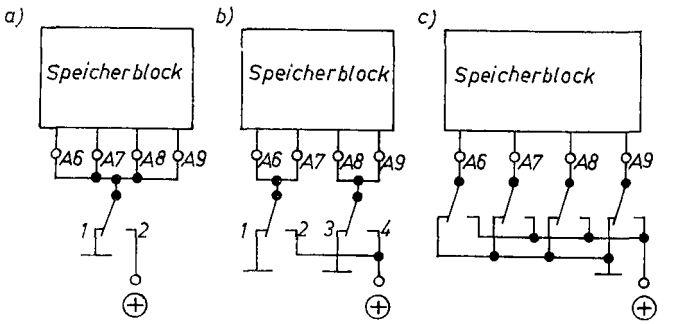


Bild 6.24 4 von vielen Möglichkeiten, Melodien über Schalter auszuwählen: a — zwei, b — vier, c — alle von 16 Melodien

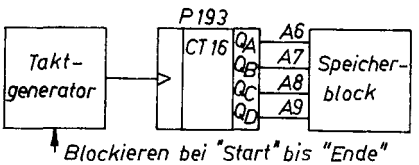
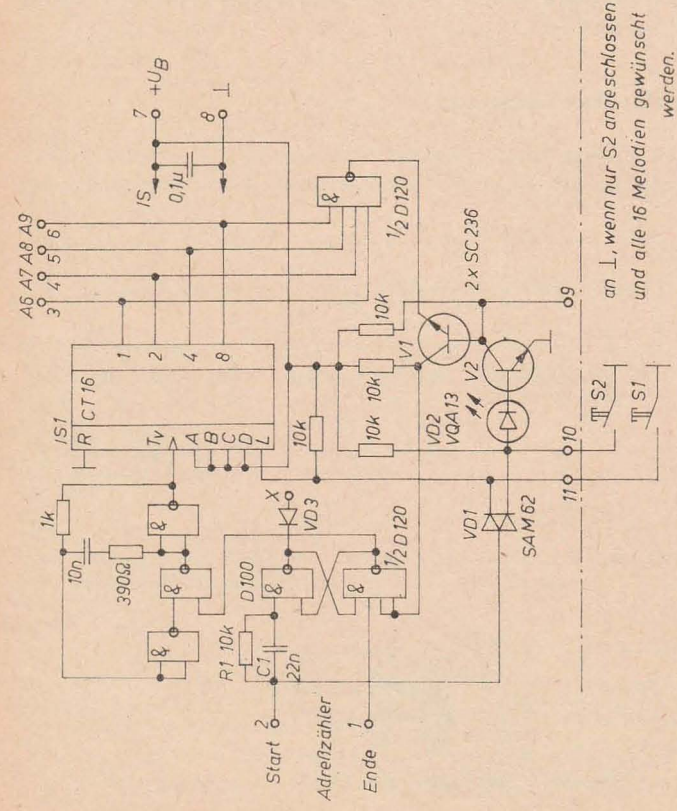


Bild 6.25 a

Bild 6.25
a — Melodieauswahl nach dem Zufallsprinzip: Der ständig die Adressen durchschaltende Taktgenerator wird durch Tastendruck an einer beliebigen Stelle gestoppt, b — Vorschlag für eine Melodieauswahl-Schaltung: Über Taste 1 wird der Zähler auf Melodie 16 voreingestellt, weil seine Eingangspegel an A bis D bei L am Ladeeingang zu den Ausgängen durchgeschaltet werden. Mit Taste 2 dagegen stoppt man den ständig laufenden Taktgenerator bei jeder von 15 zufällig gerade von ihm angewählten Melodien. Die übrige Schaltung blendet dabei die 16. Melodie aus; sie sorgt auch dafür, daß Taste 1 Vorrang hat — bei ihrer Betätigung wird auch in eine laufende Melodie sofort Nr. 16 eingespielt. 9 ist an Masse zu legen, wenn nur Ta 2 angeschlossen ist und alle 16 Melodien gewünscht werden.



Melodieauslösung unterscheidende) Wohnungs-„Klingel", zum Wecken mit passender Melodie von einer Uhr ausgelöst oder (zusätzlich) als Gute-Nacht-Melodie der Kinder (für jeden Wochentag eine andere ...) einsetzen.
Von 16 Möglichkeiten, die 4 „Zeilenbits" zusammenzustellen, gibt Bild 6.24 einige triviale Schalterlösungen wieder. Die Zahl der Adressen entspricht der Zahl möglicher Melodien. Auf jeden Fall

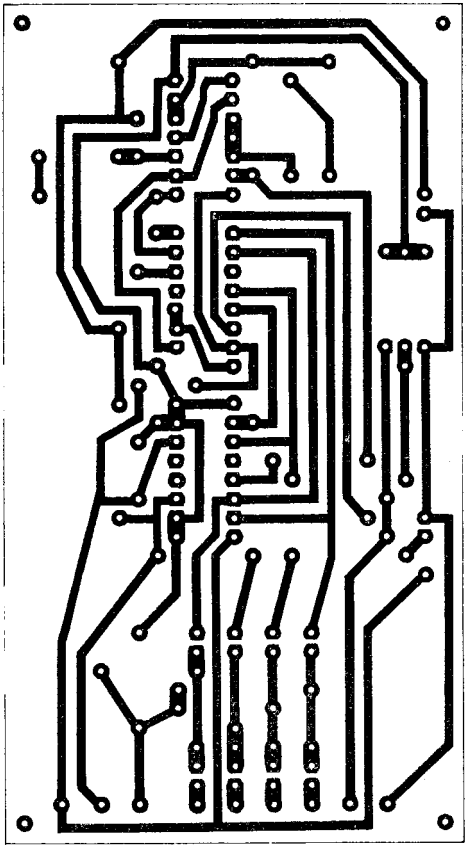
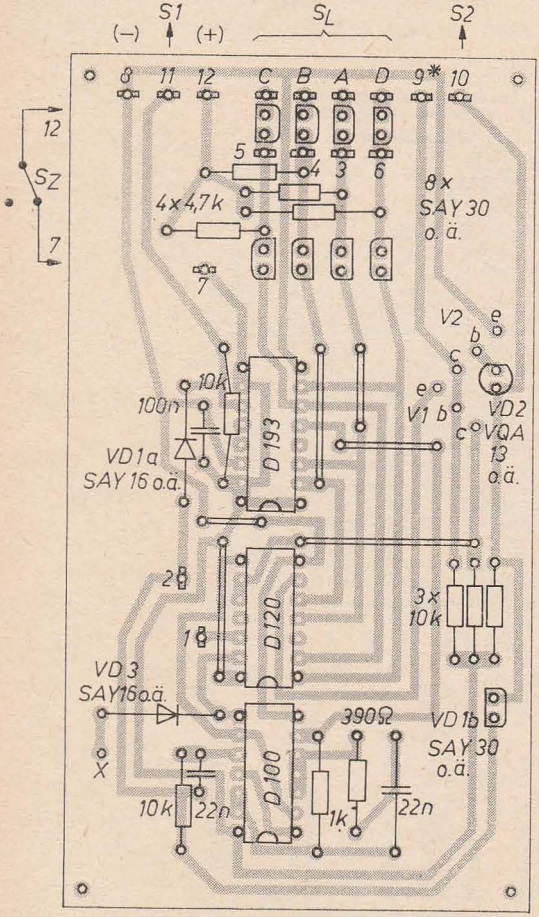


Bild 6.26 a — Leiterbild für Bild 6.25b und Bild 6.28, b — Bestückungsplan; statt Doppeldiode wurden 2 Einzeldioden benutzt

muß stets jeder Adresseneingang eindeutig belegt sein, entweder mit H oder L. Offene (unbeschaltete) Eingänge stören am häufigsten!

Interessanter wird die Sache schon, wenn eine Art „Zufallsgenerator" bemüht wird. Dazu bietet sich wieder ein *P 193* als



X s. Bi 6.27

**) 9 an ⊥, wenn kein S1*

Bild 6.26 b

4-bit-Zähler an, der also jede der 16 möglichen Adressen beim Durchschalten mit einem Eingangstakt anwählen kann (Bild 6.25a). Läßt man ihn ständig takten und blockiert den Taktgenerator nur jeweils bei Start der Melodie für deren Dauer, so wählt der Zufall aus, was gerade wiedergegeben wird. Das läßt sich weiterführen zu einer 2-Stellen-Eingabe, bei der von einer Auslösestelle (z. B. Wohnungstür) eine von 15 Melodien zufällig ausgelöst wird, während die zweite Auslösestelle (z. B. elektrodenlos angekoppelter Telefonwecker) mit Vorrang eine (und nur diese) 16. Melodie auslöst, sogar „mitten hinein" in eine gerade vom anderen Ort gestartete. Bild 6.25b macht einen solchen Vorschlag. Diese Darstellung wurde erst nach Realisierung von Bauplan 48 in das Gerät eingefügt. Dabei waren einige Modifizierungen erforderlich, die im folgenden beschrieben werden. Bild 6.26a zeigt ein Leiterbild für den Zufallsgenerator. Diese Leiterplatte ist nach Bild 6.26b zu bestücken. Sie kann zunächst im gleichen Format wie der bei Bedarf statt der einfachen Endstufe nach Bild 6.27 einsetzbare NF-Verstärker gehalten werden. (vgl. aber Text zu Bild 6.28!)

Die Ein-Transistor-Endstufe (stromsparend mit Ausgangsübertrager aus einem alten Taschenempfänger) wird mit Punkt Y an den Tonausgang des Tongenerators angeschlossen. Die vor der Basis liegende Diode ist nur in Verbindung mit dem Zufallsgenerator erforderlich. Da er ja gerade in den Betriebspausen läuft, greift er über den Speicherblock in den Eingang der Endstufe ein, so daß ohne die angedeutete Maßnahme ständig ein störender Ton zu hören wäre. Abhilfe könnte Erhöhen der Taktfrequenz bringen, doch müßte sie dann mit etwa 8 · 10 kHz schon ziemlich hoch liegen. So wird jedoch Punkt X mit dem unbenutzten Ausgang des Flip-Flop für Start und Ende im Zufallsgenerator verbunden. Dieser Punkt liegt auf L, solange der Ge-

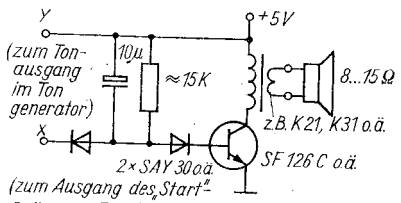
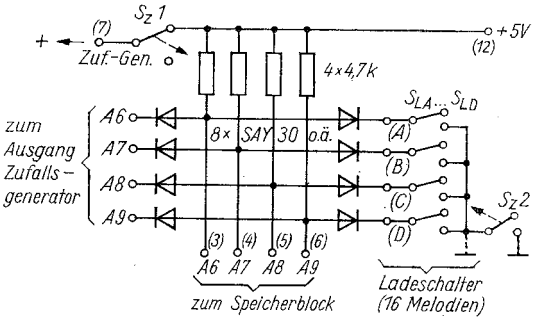


Bild 6.27
Einfache Endstufe mit Stummschaltungseingang (vgl. Bild 6.26b)

nerator läuft. Er geht bei Start auf H und gibt damit den Tonausgang genau für die Dauer der Melodie frei. Solche Diodenkombinationen sind ja eine häufig benutzte Maßnahme, um bestimmte Pegelbedingungen zu realisieren. So sei auch auf die im Zufallsgenerator vor der Basis von T2 liegende Leuchtdiode (benutzt wegen ihrer relativ hohen Schwellspannung) hingewiesen. Sie hebt das Potential am Punkt „Start" so weit an, daß es im Ruhestand ausreichend über dem (niedrigen) Startpegel bleibt.

Das Einfügen des Zufallsgenerators in das Gerät brachte ein weiteres Problem, nämlich die Frage, wie der Speicher zum Laden definiert adressiert werden kann. Dafür gibt es (wenigstens) 2 Möglichkeiten: Zum einen könnte man die 4 Ausgänge des Zufallsgenerators mit einem der in dieser Broschüre ebenfalls beschriebenen „Zählwerke" versehen und den Taktgenerator auf Handtakt umstellen (etwa über die Eingänge „Start" und „Ende" des Flip-Flop) bei vorherigem „Totlegen" des Generators, etwa durch L am Eingang des ersten Generatorgatters. Das erfordert aber eben eine zusätzliche Anzeige. Ein Umschalter wird ohnehin



Laden: S_Z geöffnet, mit S_{LA} ... S_{LD} binärcodiert 16 Adressen
Zufallsmelodien: S_Z1 geschlossen, S_{LA} ... S_{LD} geöffnet bzw. über S_Z2 von Masse getrennt
Melodien nach Wahl: S_Z geöffnet, S_{LA} ... S_{LD} nach Ladetabelle einstellen

( ) = Anschlüsse an Bild 6.26b

Bild 6.28 RD-Matrix mit Umschaltung Zufallsbetrieb — Handsteuerung (S_Z) und Lademöglichkeit über S_{LA} bis S_{LD} bei Einsatz des Zufallsgenerators nach Bild 6.25. Matrix wurde bereits auf der Leiterplatte nach Bild 6.26 mit berücksichtigt

gebraucht. Als sinnvoller erwies sich die zweite Möglichkeit. Sie bietet den Vorteil, daß jederzeit auch unkompliziert fest auf eine gewünschte Melodie eingestellt werden kann. Da man — eine stets aktionsbereite „Schlafbatterie" vorausgesetzt — wohl nur selten umprogrammieren wird, kann der Umschalter von Laden (oder Handanwahl) auf Zufallsgenerator auch innerhalb des Geräts liegen. Es genügt zunächst ein 1poliger Einschalter Sz1, denn mit ihm wird lediglich die positive Betriebsspannung des Zufallsgenerators geschaltet. Das Abschalten des Generators ist Voraussetzung für einwandfreies Laden! Seine Ausgangsleitungen müssen dagegen nicht unterbrochen werden. Mit Sz2 dürfen die Ladeschalter auch bei Zufallsbetrieb beliebig stehen. Bild 6.28 zeigt die für den Anschluß sowohl des Zufallsgenerators wie des 4-bit-Handschalters (vier 1polige Einschalter) erforderliche RD-Matrix. Sie wurde im Mustergerät unkompliziert auf einer Lochrasterplatte untergebracht, kann aber auch Bestandteil der dann auf der Ausgangsseite zu „verlängernden" Leiterplatte des Zufallsgenerators sein. Die dafür günstigste Anordnung der Bauelemente wurde bereits in Bild 6.26a und b mit berücksichtigt.

Bei diesen Bedingungen ist wie folgt zu bedienen:

- Zufallsgenerator abschalten,
- auf Aufnahme (A) schalten,
- am 4-bit-Handschalter binärcodierte Adresse einstellen (z. B. 9: LHHL, zweiter und dritter Schalter nach oben offen),
- löschen, bis die LED-Zeile komplett leuchtet (6 Adreßdioden und 1 „Ende"-Diode),
- starten: „Ende"-Diode verlischt,
- mit Pause beginnend, Melodie programmieren,
- Endanzeige durch Aufleuchten aller 7 Dioden,
- auf Wiedergabe (W) schalten,
- mit normaler Starttaste kontrollieren.

Hinweis: Während des Ladens können, abgesehen von eigenen „Fehlgriffen", bei stärker verseuchten Netzen durchaus Störnadeln zu falschen Tonadressen führen. Wer den Entstör- und Schirmaufwand dagegen nicht unnötig hoch treiben will (vgl. z. B. Hinweise weiter vorn sowie in Bauplan 44!), der programmiert die Melodiezeile nochmals neu. Das dauert nur wenige Minuten ...

6.13. Leiterplattenfolien

Zur elektronischen Spieldose mit diskretem Decoder gibt es 2 *typofix*-Blätter mit den ätzfesten Leiterbildern (Titel: *Musik vom Chip*). Auf der *typofix*-Folie befinden sich die 4 gleichgroßen Leiterbilder des Gesamtgeräts sowie die Coderplatte für das Tastenfeld und eine mit dem *A 210* (*R 210*) bestückbare Endstufe. Für den Speicherblock und für die Adreßsteuerung werden zusätzlich Rückseiten-„Drucke" bereitgestellt, so daß 2seitig kaschierte Leiterplatten angefertigt werden können. Es empfiehlt sich allerdings, von der Leiterseite nach Aufbringen des Hauptleiterbildes einige Zielbohrungen vorsichtig anzubringen, um die kaum zu vermeidenden Druck- und auch Aufreibtoleranzen wieder auszugleichen. Auch das weiter vorn beschriebene Verfahren mit Abdecken einer Seite ist möglich. Selbstverständlich kann man bauelementeseitig auch die in den Bestückungsplänen statt dieser zweiten Folienebene vorgesehenen Drahtbrücken einsetzen.

6.14. Melodieprogramme

Grundsätzlich gilt: Was die Triola kann, läßt sich auch in der „Chipspieldose" speichern. Es ist daher nicht allzu schwierig, selbst Ladeprogramme aufzustellen und einzugeben. Es geht natürlich auch ohne Triola. Schließlich ist ja die Spieldose auch „Orgel". Eine beliebige Adresse (über 4 *Simetoschalter* kann ja jede der 16 Speicherplatzgruppen binär geschaltet werden) wird zur „Spielwiese" erklärt. Auf Aufnahme schalten, Reset drücken, „Ende"-LED mit Starttaste löschen — schon kann das Laden beginnen.
Es empfiehlt sich übrigens, wenigstens 2 Taktgeschwindigkeiten anwählbar über die zunächst freien Potentiometer im Taktgenerator gegen Masse, etwa mit einem weiteren *Simeto*-Schalter, vorzusehen. Geübt werden kann nun, bis der Adressenzähler die Stelle 64 erreicht hat. Nach Löschen wird mit Drücken der Starttaste der nächste Versuch freigegeben usw.
Man beschriftet zweckmäßig die Tasten von links nach rechts mit c bis h′. (Real wird von den vorgegebenen Bauelementen im Tongenerator her zwar von c′ bis h″ eingestellt werden, aber es spart so Schreibarbeit, und es ergeben sich übersichtlichere Pro-

1. Sandmann, lieber Sandmann

0							31
• g' g' •	g' g' e' f'	g' g' • g'	g' e' e' •	e' e' e' f'	d' e' c' c'	c' c' • c'	c' d' d' d'

32							63
e' d' e' c'	c' a h c'	c' c' c' d'	c' h d' c'	d' e' f' g'	g' g' g' e'	f' d' c' d'	d' a h c'

2. Kuckuck, Kuckuck

0							31
• d' • h	- d' • h	- a • g	• a • g	g - a •	a • h •	c' c' • a	• h • h

32							63
• c' • d'	d' • h •	d' d' • h	• d' d' •	h c' • h	• a • g	g • • •	• • • •

3. Ein Männlein steht im Walde

0							31
• d g a	h c' d' d'	e' c' h h	a a g g	• d g a	h c' d' d'	e' c' h h	a a g g

32							63
- d' • c'	h d' c' h	a a d' •	c' h d' c'	h a a g	a h c' d'	d' e' c' h	h a a g

4. Horch, was kommt von draußen rein

0							31
• c d e	f g a g	g f d h	h g e c'	c' c d e	f g a g	g f d h	d' c' c' -

32							63
a a • a	a c' c' h	a g g e	e g g g	g f f d	d h h d'	d' c' c' c'	c' • • •

5. Wiegenlied

0							31
• h h •	a • a •	g g • d	• h • h	• a • a	• g g •	d • c' •	c' • a •

32							63
a • d' •	d' • h •	h • c' •	c' • a •	a • d' •	d' • h h	• c' c' •	a • a g

6. Du, du liegst mir im Herzen

0							31
• e e e	• e e e	• e d e	g g f d	d d • d	d d • d	g f e e	e • a a

32							63
a • g g	g • h h	h • c' c'	c' • d e	f a g h	c' c' c' c'	• • • •	• • • •

7. Liebe Schwester tanz mit mir

0							31
• g • c'	• c' • c'	• h • d'	• g g •	g • h •	d' • f' •	e' • g' •	c' c' • e'

32							63
• e' • f'	f' • d' •	d' • e' e'	• c' • c'	• d' • d'	• h • h	• c' c' •	• • • •

8. Komm in meine Liebeslaube

0							31
• g g g	f e f g	• e' • c'	• g • f	f f e d	e f f f	• f f f	e d e f

32							63
• d' • h	g • e e	e d c d	e e e •	g g g f	e f g •	f • e •	d • c c

9. Im schönsten Wiesengrunde

0							31
• c e g	g g a g	g f f e	e d d c	c g g a	a g g f	f e e d	d d d •

32							63
c e g g	• g g •	g a h c'	• c' c' c'	c' a a d'	d' c' c' c'	c' h h h	h c' c' c'

10. Freude schöner Götterfunken

0							31
• h • h	• c' • d'	• d' • c'	• h • a	• g • g	• a • h	• h h •	a • a a

32							63
• h • h	• c' • d'	• d' • c'	• h • a	• g • g	• a • h	• a a •	g • g g

11. Immer scheine die Sonne

0							31
• d • d	• g g •	a • h •	a • g •	d • d •	g g • a	• h • h	• a • d

32							63
• d • a	a • h •	c' • d' •	a • a •	h • c' c'	• h • a	• g g •	• • • •

12. Happy birthday

0							31
• g • g	• a a g	g c' c' h	h h h g	• g • a	a g g d'	d' c' c' c'	c' g • g

32							63
• g' g' e'	e' c' • c'	• h h a	a f' • f'	• e' e' c'	c' d' d' c'	e' g' e' c'	c' • • •

13. Moskauer Abend

0							31
• a c' e'	c' d' d' c'	h e' e' d'	d' a a a	• c' e' g'	• g' a' a'	g' f' e' e	e' • d' e'

32							63
h' a' e' e'	e' • h a	e' d' f' f'	f' g' f' e'	e' d' c' e'	e' d' d' a	a a • •	• • • •

14. Hoch soll'n sie leben ...

0							31
• c' c' c'	• c' c' c'	• c' • c'	c' c' • g	g g • e'	e' e' • e'	e' e' • e'	• e' e' e'

32							63
• c' c' c'	• g' g' g'	g • h h	h h • c'	– c e g	c' – c e	g c' – c	e g c' •

15. When the saints

0							31
• c e f	g g - c'	e f g g	- c e f	g g e e	c c e e	d d - -	e d c c

32							63
c • c •	e e • g	g • g g	• f f -	e f g g	e e c c	d d c c	• • • •

16. ... und nun: Testen Sie mal!

0							31
• c c •	c e • g	• c' c' c'	• c' • c'	c' • c' a	• f • g	g g • a	• c' c' •

32							63
c' h • a	• a • g	g • e •	g g • g	f • d •	d • c c	c • • •	• • • •

gramme!) In der Programmtabelle 6.1 ist zu erkennen, wie man die auf Grund der Versuche als brauchbar erkannten Ton/Pause-Kombinationen einträgt, so daß im letzten Gang sauberes Laden der vorgesehenen Speicherplatzgruppe (von 1 bis 16) möglich wird.

Die Tabellen aus Bauplan 48 gestatten es, alle 16 Möglichkeiten der Spieldose auch ohne eigene „Kompositionsarbeit" zu nutzen. Die Melodien bilden eine Auswahl sozusagen „für die ganze Familie". Bisweilen — als Zugeständnis an die fehlenden Halbtöne — wurde etwas gezaubert. Außerdem sollten auch die verfügbaren 64 Schritte (stets mit einer Pause beginnend) möglichst ausgenutzt werden. Zur Erleichterung der Eingabe wurden die Tabellen optisch aufgelockert — man kann jeden Schritt abhaken.

Kurze Pausen wurden mit Punkten, lange mit Strichen notiert. (Kurze Pause entspricht halber, lange einer ganzen Tonlänge.) Zweimal gleicher Ton ohne Pause ergibt also Ton doppelter Länge. Sparsamer Umgang mit Pausen „verlängert" die Melodie. Je nach Inhalt wähle man (manuell) bei Bedarf die Taktfrequenz.

6.15. Integrierte Decoder für den Tongenerator

Im Zeitraum der Manuskripterarbeitung wurden u. a. im Elektronik-Versand Wermsdorf integrierte Decoderschaltkreise vom Typ *74154* (4 bit zu 1 aus 16) angeboten (Bild 6.29). Daneben gibt es prinzipiell im RGW den *7442* (4 bit zu 1 aus 10, Bild 6.30). Mit letztgenanntem Schaltkreis läßt sich also der diskret auf-

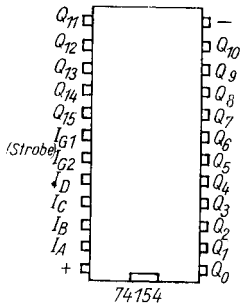


Bild 6.29
Anschlußbelegung des 4-bit-zu-1-aus-16-Decoders *74154*

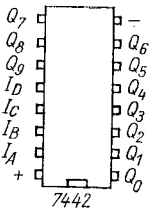


Bild 6.30
Anschlußbelegung des 4-bit-zu-1-aus-10-Decoders *7442*

gebaute Decoder aus Abschnitt 6.7. vorteilhaft ersetzen. Dazu ist allerdings (schon wegen der Begrenzung auf 7 Schritte) eine neue Leiterplatte zu entwerfen. Er bringt jedoch wieder nur die Möglichkeiten der Triola. Interessanter wird es schon mit dem *74154*. Jetzt lassen sich alle 12 Töne einer Oktave anspielen. Allerdings muß auch der Tongenerator selbst entsprechend auf 12 Potentiometer erweitert werden. Da Zahlen über 7 hinaus im Binärcode 1-2-4-8 aber ein viertes bit erfordern, gestattet der 4-IS-Speicherblock nach Bild 6.13 nun keine Oktavumschaltung mehr, und es ist auch nur eine Pausenlänge je Eingabeschritt möglich. Der Coder am Tastenfeld schließlich muß ebenfalls für jede Taste bereits diese Vierergruppe bereitstellen. Die Tastatur kann dabei also 15 Töne und 1 Pause umfassen, d. h. entweder „fast" 2 „Triola"-Oktaven oder 12 Töne der ersten und 3 Töne der zweiten Oktave. Erst ein fünfter *S 202 D* erlaubt wieder eine Oktavumschaltung im Sinne von Abschnitt 6.1., verbunden mit der Möglichkeit von 2 unterschiedlichen Pausenlängen bei einer Eingabe. Gleichzeitig ist wiederum der Coder zu erweitern. Ergänzend sei auf die Möglichkeit des Einsatzes integrierter Coder hingewiesen, die aus 16 möglichen Einzeleingaben (jeweils nur 1 Eingang mit dem erforderlichen Pegel — je nach Typ — belegen!) eine 4-bit-binärcodierte Ausgabe liefern.

7. Melodierecorder

Als Melodierecorder läßt sich ein Gerät ansehen, das, ähnlich einem Kassettenrecorder, Melodien aufnehmen und wiedergeben kann, so, wie sie tatsächlich gespielt werden. Diese Melodien werden zwar, wie bei der Spieldose nach Abschnitt 6., als Folge von Tastendrücken eingespeichert. Im Unterschied zu jener entsprechen jedoch Tastendruckzeit und Pausenzeit bei der Wiedergabe weitgehend denen der Aufnahme. (Während also die „Spieldose" mehr „programmiert" als „gespielt" wird, gewinnt man jetzt schon bei der Aufnahme einen guten Eindruck von der gespeicherten Melodie.) Weitgehend bedeutet, daß die aufgespielten Zeiten mit einem willkürlich wählbaren Zeitraster, dem Takt, gerastert werden, also maximal um eine Taktzeit bei der Wiedergabe falsch sein können. Je höher die Taktfrequenz gewählt wird, um so besser ist die Auflösung, und um so schneller kann gespielt werden. Gleichzeitig sinkt aber die maximale Spieldauer ab, so daß für die Taktfrequenz ein günstiger Kompromiß zwischen Spieldauer und minimaler Ton- bzw. Pausenlänge zu suchen ist. Für Aufnahme und Wiedergabe ist diese Frequenz normalerweise gleich, sofern nicht besondere Effekte erzielt werden sollen. Gerade für sol he Effekte eignet sich der Melodierecorder jedoch sehr gut, da die Tonhöhe bei der Wiedergabe unabhängig von der Wiedergabegeschwindigkeit ist, im Gegensatz zu einem Magnetbandgerät. Tonerzeugung und Speicherung im Recorder gleichen den in der Spieldose gewählten Prinzipien — siehe dazu Abschnitt 6. Wie Bild 7.1 zeigt, sind in der speziellen Ausführung des Mustergeräts jedoch einige Unterschiede zu erkennen. Zur Decodierung wurde ein Teil des BCD-zu-1-aus-10-Decoders *MH 7442* eingesetzt, und die Adressen werden über die asynchronen Zählschaltkreise *MH 7493* gesteuert. Mit ihnen läßt sich neben der Adressensteuerung auch noch die Frequenzteilung für den Tongenerator durchführen. An den Frequenzteiler schließt sich die Schaltstufe an, die zusätzlich einen Eingang für die Pausentaste erhielt. Sie hat hier jedoch eine etwas andere Funktion als in 6.: Bei gedrückter Taste wird der Ton abgeschaltet, und gleichzeitig wird der Taktgenerator gesperrt. Der Takt läßt sich

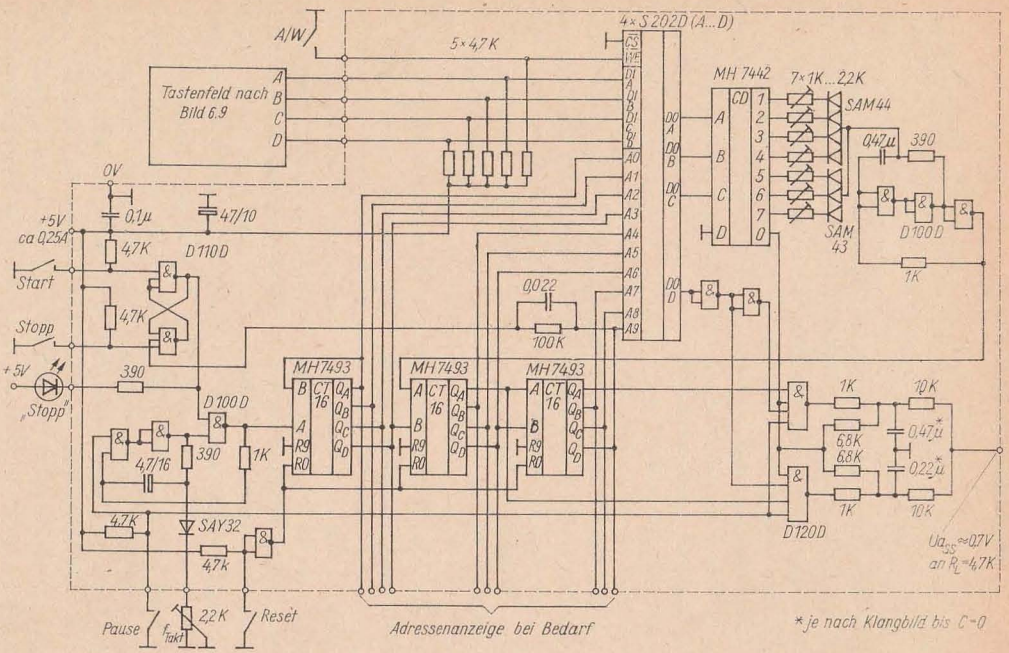


Bild 7.1
Melodierecorder

außerdem durch das RS-FF stillegen, das die beiden Tasten bzw. den Stopbefehl am Ende des Adressenzählers speichert. Außerhalb der Sperrzeiten läuft der Takt frei, er ist unabhängig von den gewünschten Tasten und von der jeweiligen Zeitdauer des damit eingeschalteten Tones. Während dieser eingeschaltet ist, werden fortlaufend die Adressen durchgeschaltet und die Speicherplätze mit dem gerade codierten Ton belegt. Zwischen den Toneingaben werden automatisch Pausen eingeschrieben. In der Übergangszeit zwischen Ton und Pause kann es bei der Lösung nach Bild 7.1 bei entsprechender zeitlicher Lage zum Takt aber zu folgendem Effekt kommen: Wenn die Umschaltzeit des Tones ungünstig mit der Umschaltung der Adressen zusammenfällt, können einer oder mehrere der 4 Speicherschaltkreise den decodierten Ton schon angenommen haben, die anderen aber noch nicht. In diesem Falle kommt bei der Wiedergabe ein falscher Ton zustande. In der Praxis trat das jedoch nur äußerst selten auf. Zur Aufnahme wird der A/W-Schalter geschlossen (Aufnahme), und die gewünschte Melodie wird auf dem Tastenfeld (Tastatur) gespielt. Soll sie am Anfang der Speicherplätze beginnen, so muß vorher Reset gedrückt werden. Außerdem muß bei leuchtender Stopanzeige die Starttaste gedrückt werden, und die Pausentaste muß geöffnet sein. Das Ende des Speicherbereichs wird akustisch nicht angezeigt, es leuchtet nur die Stopanzeige.

Jede neue Aufnahme löscht, wie auch beim Magnetbandrecorder üblich, die vorher gespeicherte Melodie. Will man am Ende einer Melodie u. U. nicht noch Reste früherer Aufnahmen hören (bzw. die nach dem Einschalten hörbaren zufälligen Tonfolgen), so läßt man die Aufnahme bis zum Aufleuchten der Stopanzeige laufen, ohne einen Ton zu drücken (Löschen der Speicherplätze).

Bei Wiedergabe wird der A/W-Schalter selbstverständlich geöffnet. Läßt man die Starttaste dauernd geschlossen, so bleibt die Stopauslösung am Ende unwirksam, und die gespeicherten Tonfolgen werden ständig wiederholt („Endlos-Band"-Effekt!)

Die Pausentaste unterbricht Aufnahme und Wiedergabe, solange sie gedrückt ist. Durch eine zusätzliche Sperre wird vermieden, daß dabei dauernd der Ton wiedergegeben wird, der an der Unterbrechungsstelle zufällig gespeichert war.

8. Polyfone Melodiespeicherung

Die in Abschnitt 6. beschriebene „Spieldose" ist ein monofoner „Musikautomat". Das liegt schon daran, daß nur ein Tongenerator vorhanden ist, der zu einem bestimmten Zeitpunkt eben nur auf einer Frequenz schwingen kann. Die Auswahl nach dem Prinzip der binären Steuerung über Coder und 1-aus-n-Decoder erforderte dennoch bereits 4 Speicherschaltkreise bei 2 Oktaven.

Mit beispielsweise 12 auf die einzelnen Töne einer Oktave fest abgestimmten Tongeneratoren und 12 ihnen zugeordneten Teilern 1:2 und 1:4 können über 36 Leitungen 36 Töne nach Belieben einzeln oder gleichzeitig dem Verstärker bereitgestellt, d. h. wiedergegeben werden. Dazu ist ein spezieller Tondecoder nötig, der diese 36 Möglichkeiten auf der Ausgabeseite zu schalten vermag. Zu seiner Ansteuerung vom Tastenfeld über den Speicherblock (beim Laden) bzw. vom Speicherblock (bei der automatischen Wiedergabe) sind jedoch ab Coder bis Decoder nur 10 statt 36 Leitungen nötig. Diese 10 Leitungen tragen eine 10 bit „breite" digitale Toninformation, die beim Laden vom 36teiligen Tastenfeld „via Coder" bereitgestellt wird. Im Speicherblock sind also jetzt 10 Schaltkreise vom Typ *S 202 D* erforderlich. Das Prinzip von Coder und Decoder ähnelt dem eines Taschenrechners: Mit wenigen Leitungen und entsprechenden Verknüpfungen werden viele Tasten zugänglich. So lassen sich bereits mit 3 (A)- und 4 (B)-Leitungen (entspricht Speicherschaltkreisen) 12 Töne einer Oktave steuern, und zwar gleichzeitig und unabhängig voneinander. Zu jedem Ton gehört jetzt die Verknüpfung einer der A- und einer der B-Leitungen. Erst, wenn beide Leitungen aktiviert sind, darf der Ton erklingen. Werden neben einer A-Leitung 2 B-Leitungen aktiviert, so ergibt das 2 Töne usw., bis man schließlich alle 12 Töne gleichzeitig hört, wenn alle Leitungen aktiviert sind. Führt man nun noch eine dritte unabhängige Leitung (C) ein, dann können auch die Oktaven angesteuert werden. Das sieht dann z. B. so aus (vgl. Bild 8.1): 3 (A) + 4 (B) + 3 (C) Leitungen ergeben 36 Töne über 3 Oktaven. Sie lassen sich mit 3 + 4 + 3 = 10 bit (Wortbreite $\triangleq$10 *S 202 D*) speichern. Jetzt müssen jedoch bereits 3 Leitungen verknüft werden, um einen

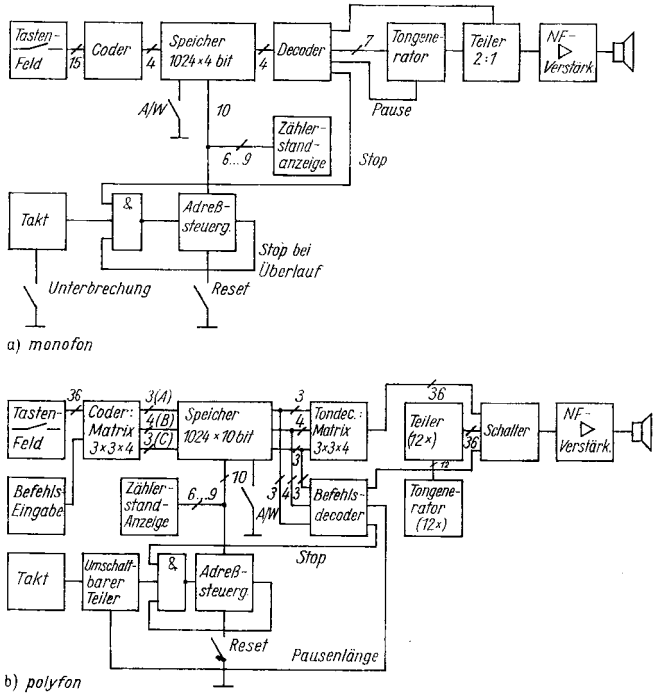


Bild 8.1 Aufwandvergleich zwischen monofoner und polyfoner Tonspeicherung mit *S 202 D*

Ton zu steuern. Der Aufwand in Codier- und Decodiereinrichtung steigt also erheblich an. Gleichzeitig lassen sich aber weitere Informationen speichern. Wenn z. B. nur eine oder zwei Leitungen gleichzeitig aktiviert werden, erklingt zwar kein Ton, aber es kann z. B. die Pausenlänge gespeichert sein oder (und) auch die Tonlänge des nachfolgenden Tones. Das sind sicherlich nur einige der vielen Möglichkeiten, die in diesem Zusammenhang lediglich angedeutet werden konnten.

9. Lichtmengenschalter mit Zeitintervallspeicher

9.1. Bisheriger technischer Stand

In der Dunkelkammerpraxis haben sich elektronische Belichtungseinrichtungen weitgehend durchgesetzt. Sie reichen vom einfachen Belichtungszeitgeber, der die mechanische Belichtungsuhr ersetzt, bis zum Lichtmengenschalter, der die Belichtung automatisch steuert. Er wertet im allgemeinen das vom Fotopapier reflektierte Licht aus, mißt die Lichtmenge, vergleicht sie mit einem einstellbaren Grenzwert und schaltet die Belichtung nach Erreichen dieses Wertes ab. Der einstellbare Grenzwert fungiert dabei als Maß für die Lichtempfindlichkeit des Fotopapiers. Dieser Lichtmengenschalter integriert nun die Lichtmenge nicht nur über die Zeit, sondern auch über die Bilddetails. Bezogen auf das Positiv, werden dadurch überwiegend helle Bilder zu dunkel dargestellt und umgekehrt, ein Vorgang, der auch bei der Filmbelichtung auftritt, wenn mit einem Belichtungsmesser das vom Objekt reflektierte Licht gemessen wird. Lichtmengenschalter mit angeschlossener Belichtungsuhr dagegen ermöglichen die Messung der Lichtmenge außerhalb des eigentlichen Belichtungsvorgangs. Mit einem solchen Gerät kann nach Belieben das Licht von hellen bzw. dunklen Bildpartien gemessen werden, und danach wird entsprechend diesen angezeigten Meßwerten belichtet. Auf solche Weise ist es möglich, den Schwarz- bzw. Weißwert der Abzüge konstant zu halten. Das läßt sich mit der Schwarzwerthaltung bei Übertragung von Fernsehbildern vergleichen.

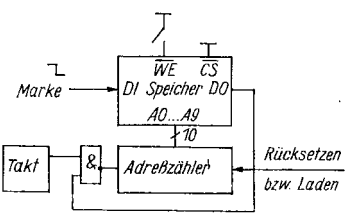
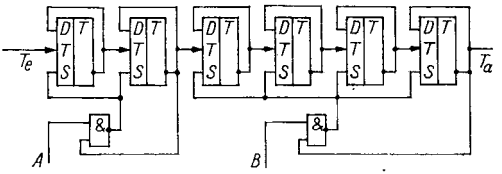


Bild 9.1 Prinzip der Markierung des Zählerstands

Mit der während des Meßvorgangs ermittelten Zeit wird die Belichtungsuhr über Vorwahlschalter eingestellt [12]. Sie wirkt bei dem nachfolgenden Belichtungsvorgang als Belichtungszeit. Solche Geräte erfordern einen erheblichen schaltungstechnischen und auch Bedienaufwand. Weitaus weniger Aufwand erreicht man durch die direkte Speicherung des gemessenen Zeitwerts in einem Zeitintervallspeicher. Dabei ist auch die Anzeige der Belichtungszeit nicht mehr nötig, weil sie für den Arbeitsablauf nur noch von untergeordneter Bedeutung ist. Im folgenden wird u. a. auf die Probleme eines Zeitintervallspeichers mit dem *S 202 D* näher eingegangen.

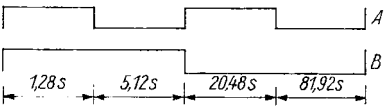
9.2. Zeitintervallspeicher mit *S 202 D*

Bild 9.1 zeigt das Prinzip zum Markieren des Zählerstands. Der Adreßzähler zählt die Taktimpulse so lange, bis über den Speicherausgang D0 ein L-Pegel den Takt sperrt und den Zähler blockiert. Wird jetzt der Speicherschaltkreis auf Schreiben geschaltet ($\overline{\text{WE}}$-Eingang auf L-Pegel) und wird der Adreßzähler auf Null zurückgesetzt, läuft er so lange, bis am Eingang DI ein L-Pegel anliegt, d. h. bis die „Marke" erscheint. In der weiter unten beschriebenen praktischen Ausführung liefert der Komperator hinter dem Lichtmengenintegrator diese Marke am Ende des Meßvorgangs. Schaltet man nun den Speicherschaltkreis auf Lesen um, so läuft nach jedem Rücksetzen der Adreßzähler bis zu der vorher gesetzten Marke und damit bis zu dem eingespeicherten Zählerstand. Mit der Voraussetzung gleicher Taktfrequenz lassen sich auf diese Weise innerhalb des Zählbereichs leicht beliebige Zeitintervalle speichern. Durch geeignete Steue-



A	B	$T_a : T_e$
H	H	1
L	H	4
H	L	16
L	L	64

Bild 9.2 a — Umschaltbarer Vorteiler, b — Impulsdiagramm der letzten beiden Adreßausgänge und die zugehörigen Zeitabschnitte



rung können auch verschiedene Marken gesetzt werden, und man kann die Gesamtzeit in Teilzeiten zerlegen. Außerdem ist es möglich, verschiedene Zeitintervalle gleichzeitig zu speichern, wenn es gelingt, mit dem dann geringeren Speicherplatzangebot je Zeitintervall auszukommen (z. B. 4×256 Speicherplätze). Der wahlfreie Zugriff zu den einzelnen Zeitintervallen wird dabei über eine oder mehrere Adreßleitungen gesteuert.

9.3. Betrachtungen zur Taktfrequenz

Für Zeitsteuerungen ist es im allgemeinen üblich, Zähler mit konstanter Taktfrequenz anzusteuern. Die zeitliche Auflösung entspricht dann der gewählten Taktfrequenz. Der prozentuale Fehler eines Zeittakts, bezogen auf die Gesamtzeit, wird dabei immer kleiner, je höher die Anzahl der gezählten Takte ist. Am Ende des Zählbereichs erreicht er meist für den Belichtungsvorgang „viel zu genaue" Werte. Es wäre also günstig, den prozentualen Fehler näherungsweise konstant zu halten, z. B. durch Änderung der Taktfrequenz in Abhängigkeit vom Zählerstand. Bei vorgegebenem Zählumfang (also im vorliegenden Fall des Adreßzählers mit dem angeschlossenen Speicherschaltkreis *S 202 D*) kann man auf diese Weise einen größeren Zeitbereich erfassen, d. h., größere Zeitintervalle lassen sich speichern. Beispiel für einen Zählumfang von $2^8 = 256$ Schritten: Bei linearer Zählweise haben Zählimpulse von 20 ms Abstand das Ende des Zählbereichs bereits nach $0{,}02\ \text{s} \cdot 256 = 5{,}12\ \text{s}$ erreicht; bei exponentieller Zählweise mit einer Zunahme des Abstands aufeinanderfolgender Zählimpulse von jeweils 1 %, ebenfalls beginnend 20 ms, wird das Ende des Zählbereichs erst nach etwa 13,6 min und bei 5 % sogar erst nach $0{,}02 \cdot 256 \cdot 1{,}01^{256} \approx 65{,}4$ s erreicht, bei 2 % Zunahme erst nach fast 16 Tagen. Allerdings ist es nicht leicht, diese exponentielle Zählweise technisch zu realisieren. Deshalb wird ein Weg vorgeschlagen, den Zähltakt jeweils für eine bestimmte Zeit konstant zu halten und dann auf eine tiefere Taktfrequenz umzuschalten.

Einen günstigen Kompromiß zwischen Aufwand und Ergebnis erhält man, wenn die Taktfrequenz des Adreßzählers nach jeweils 64 Takten auf 0,25 des vorangegangenen Wertes umgeschaltet wird. Bild 9.2a zeigt einen in 4 Stufen umschaltbaren Vorteiler dazu. Er besteht aus 2 in Kette geschalteten Teilern mit *P 174* (*D 174*). Der erste teilt den Eingangstakt T_e auf $^1/_4$ seines Wertes, der zweite teilt durch 16. Jeder Teiler hat ein Gatter als Steuereingang. Der jeweilige Teiler teilt nur dann, wenn der betreffende Gattereingang (A bzw. B) auf L-Pegel liegt. Bei H-Pegel am Steuereingang dagegen führt jede L/H-Flanke am Teilereingang zu H-Pegel am $\overline{Q}$-Ausgang, der über das Gatter und den Setzeingang sofort wieder auf L-Pegel zurückgesetzt wird. Am Ausgang der Teilerstufe erscheinen positive Nadelimpulse, deren Pulsbreite durch die Gatterlaufzeiten bestimmt ist und deren Folgefrequenz gleich der Eingangsfrequenz ist. Die Steuerung des Vorteilers über die Leitungen A und B ist dabei bereits binär codiert; es kann direkt aus dem Adreßzähler gesteuert werden, wenn dieser für die erforderlichen Pegel ausgelegt wird (vgl. Bild 9.2b).

Der maximale Zeitfehler dieser Anordnung liegt nach Tabelle 9.1 unter 6,5% und gleicht dem Fehler, der auch bei den üblichen digitalen Belichtungsuhren nach 16 Takten erreicht wird. Wegen des Eingangstaktes mit der Periodendauer von 20 ms liegt er mit 0,02 s · 16 = 320 ms jedoch niedriger als bei den gebräuchlichen Taktfrequenzen von 10 Hz (0,1 s · 16 = 1,6 s). Man muß aber auch bedenken, daß diese Fehler zu vernachlässigen sind, denn sie entsprechen nur einer Änderung der Lichtempfindlichkeit des Fotomaterials von 0,25 DIN.

Tabelle 9.1 Zeiten und Fehler bei einem Eingangstakt mit einer Periodendauer von 20 ms

Anzahl der Takte	Taktzeit in s	Zeitintervall in s	Gesamtzeit in s	max. Fehler in %	min. Fehler in %
64	0,02	1,28	1,28	6,25[1])	1,6
64	0,08	5,12	6,4	6,25	1,3
64	0,32	20,48	26,88	5,0	1,2
64	1,28	81,92	108,8	4,8	1,2

[1]) für eine Gesamtzeit $t \geq 320$ ms

9.4. Analog-Steuerteil

Das Analog-Steuerteil besteht aus einem Integrator mit nachgeschaltetem Komperator. Bild 9.3 zeigt die Prinzipschaltung. Als Meßsonde eignet sich wegen seiner Flachbauweise und seiner großen aktiven Fläche auch gut ein Selen-Fotoelement vom Typ *SEH 13×26* o. ä. Die Meßsonde arbeitet auf den Eingangskurzschluß des Integrators, so daß der Fotostrom proportional dem einfallenden Lichtstrom auf die aktive Fläche ist. Dieser Strom erzeugt bei geöffnetem Schalter S am Ausgang des Integrators eine ansteigende Spannung, die der einfallenden Lichtmenge proportional ist. Im Komperator wird diese Spannung mit einem voreingestellten Wert verglichen. Sind sie gleich groß, wird der Belichtungs-(Meß)-Vorgang beendet. Der voreingestellte Wert ist ein Maß für die Lichtempfindlichkeit des Fotopapiers. Es liegt also nahe, die Skale dieses Bedienelements mit einem logarithmischen Maßstab zu versehen, d. h. sie z. B. entsprechend der Filmempfindlichkeit in DIN-Werten zu eichen, allerdings in relativen DIN-Werten. Ein um 3 DIN höherer Wert entspricht dann wieder der halben Belichtungszeit. Die Spannungsänderung am Potentiometer für 1 DIN-Wert beträgt $U_{n+1} = \sqrt[3]{2}\, U_n \approx 1{,}26\, U_n$. Am Mustergerät wurde der Empfindlichkeitsbereich auf 15 DIN-Werte (0 ± 7) durch Spannungsbegrenzung am Potentiometer eingeengt. Die Potentiometer haben im allgemeinen keinen linearen Zusammenhang zwischen dem Drehwinkel und den geeichten DIN-Werten. Diesen erreicht man erst durch einen Spannungteiler, an dem dann jedoch auch mehrere Drehschalter zum Einstellen der Papierempfindlichkeit angeschlossen sein können.

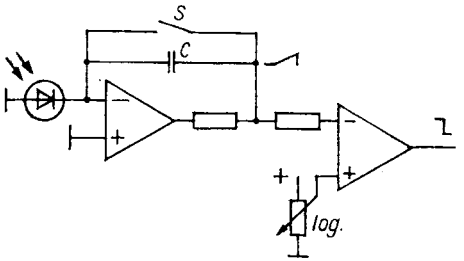


Bild 9.3 Prinzip des Analog-Steuerteils

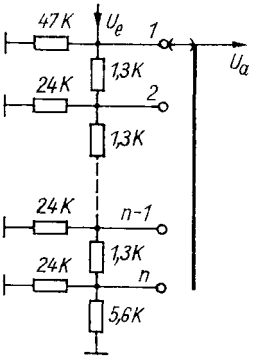


Bild 9.4
Spannungsteiler für die Papierempfindlichkeit

Ein zusätzlicher Vorteil dieser Variante besteht darin, daß sich nach Gefühl ein oder mehrere DIN-Werte ändern lassen. Bild 9.4 zeigt den dimensionierten Spannungsteiler. Die Anzahl der Teilerstufen richtet sich nach dem gewünschten Bereichsumfang. Mit der Dimensionierung des Integrationskondensators korrigiert man später beim Abgleich die Empfindlichkeit des Fotoelements in der Meßsonde, so daß für Fotopapiere mittlerer Empfindlichkeit das Potentiometer (bzw. der Schalter) auf Mitte steht.

9.5. Memory-Lichtmengenschalter

Ausgehend von den vorangegangenen Überlegungen, entstand ein Mustergerät, dessen Funktion Bild 9.5 beschreibt. Analog-Steuerteil, Steuerteil mit Tastenfeld und Leistungsschalter bilden den eigentlichen Lichtmengenschalter. Er wird ergänzt durch den

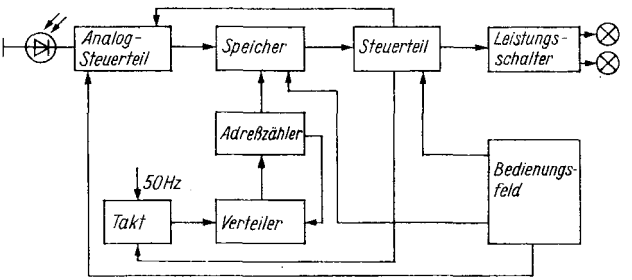


Bild 9.5 Übersichtsschaltplan des Memory-Lichtmengenschalters

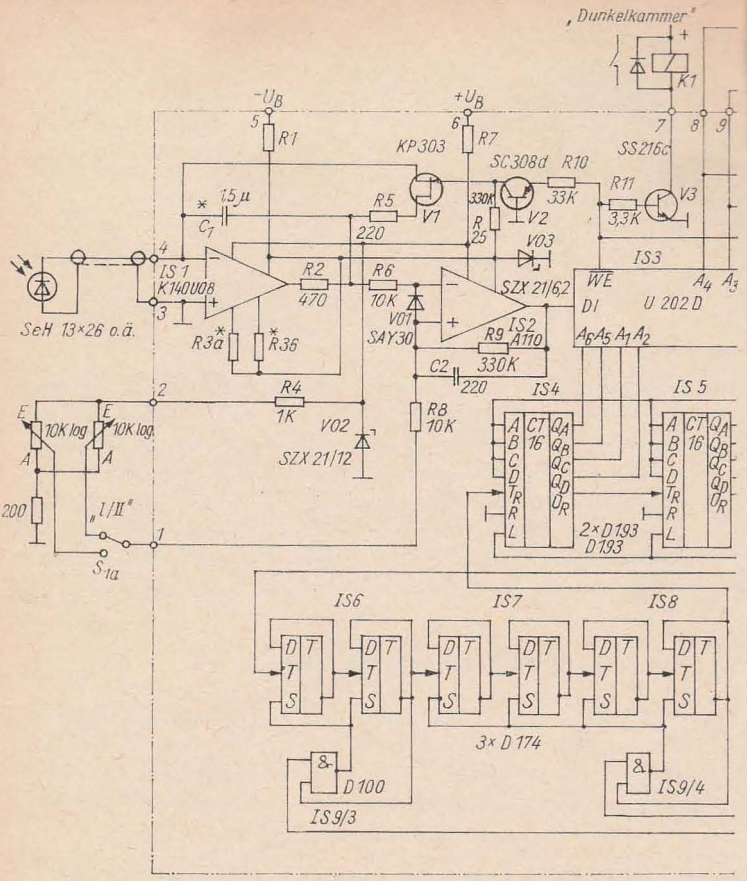
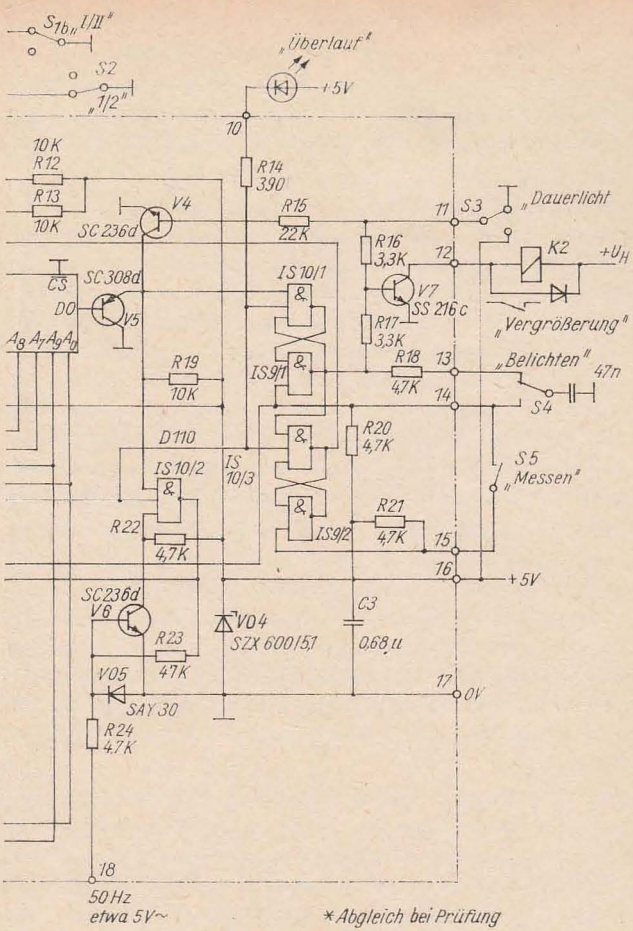


Bild 9.6 a — Stromlaufplan des Memory-Lichtmengenschalters, b — Leiterbild zu Bild 9.6, c — Bestückungsplan zu Bild 9.6 (IS1 heißt К140УД8 bzw. UD8)

Speicherzusatz, bestehend aus Speicher, Adreßzähler, Vorteiler und Taktgenerator. Die wichtigsten schaltungstechnischen Einzelheiten sind in Bild 9.6a dargestellt. Jeder Zählvorgang des Adreßzählers muß durch Taste S4 ausgelöst werden. Sie setzt dynamisch über den 47-nF-Kondensator das RS-FF mit IS10/1 und IS9/1, das über *V*7 mit angeschlossenem Relais K2 die Ver-



größerungslampe einschaltet. *R*18 verhindert mehrmaliges Setzen. Gleichzeitig werden beim Adreßzähler über den Ladeeingang alle Ausgänge des *D 193* auf H-Pegel geschaltet. Das erfüllt bereits die bei den Betrachtungen zur Taktfrequenz angesprochene Pegelbedingung für den Vorteiler mit IS6 bis IS8. Der Zähler zählt rückwärts, bis der Takt durch L-Pegel am Speichereingang oder durch den Übertragimpuls am Ende des Zählbereichs über Gatter

IS10/2 unterbrochen wird. Durch den L-Pegel wird außerdem das RS-FF zurückgesetzt, und die Belichtung wird beendet.

Bei jedem Meßvorgang muß zuerst Taste S5 und dann zusätzlich S4 gedrückt werden. Dabei wird gleichzeitig zu dem oben beschriebenen Vorgang auch das RS-FF IS9/2 und IS10/3 gesetzt. Es schaltet den $\overline{\text{WE}}$-Eingang am Speicher auf Schreiben um. Außerdem schaltet es über $V3$ mit angeschlossenem Relais K1 die Dunkelkammerbeleuchtung aus, so daß Restlicht davon nicht auf die Meßsonde gelangt. Gleichzeitig wird über $V1$ und $V2$ der Integrator mit IS1 freigegeben. Seine Ausgangsspannung steigt mit der von der Meßsonde aufgenommenen Lichtmenge. Hat die Spannung am Ausgang des Integrators den mit einem der beiden Potentiometer über $S1a$ vorgegebenen Wert erreicht, schaltet der angeschlossene Komparator IS2 am Ausgang auf L-Pegel um. Über den Speicher IS3 gelangt dieser Pegel auf dessen Ausgang und löst das Ende des Zählvorgangs in gleicher Weise, wie schon beschrieben, aus. Da jetzt auch das mit dem Meßvorgang ausgelöste RS-FF zurückgesetzt wird und da $\overline{\text{WE}}$ auf Lesen schaltet, bleibt bei der letzten Adresse ein L-Pegel, die sogenannte Marke, gespeichert. Bei jedem weiteren Auslösen der Belichtung über $S4$ läuft der Adreßzähler dann bis zu dieser markierten Adresse. Die so eingespeicherte Zeit kann man beliebig oft abrufen. Soll sie erhalten bleiben, wird mit Schalter $S2$ für den nächsten Meßvorgang ein zweiter Speicherteil belegt bzw. in Verbindung mit $S1$ ein dritter und ein vierter (Aufteilung des Speichers auf 4×256 Plätze).

Schaltet man Schalter $S3$ auf Dauerlicht, so wird jeder Zählvorgang über $V4$ unterbrochen, und die Vergrößerungslampe wird bzw. bleibt eingeschaltet. Außerdem schaltet sich dabei, falls ein Meßvorgang lief, die Dunkelkammerlampe ein. Der Schalter beendet also gleichzeitig irrtümlich ausgelöste Belichtungs- bzw. Meßabläufe.

Die Taktfrequenz wird aus dem Netz entnommen. Die Basis von $V6$ liegt über $R4$ direkt an einem Punkt der Transformatorwicklung, die über einen Brückengleichrichter die 5-V-Strecke versorgt. In Verbindung mit dem nachgeschalteten Gatter IS10/2 und mit $R23$ erhält die Anordnung Triggerverhalten, so daß die zur Ansteuerung des Vorteilers erforderliche Flankensteilheit gesichert ist.

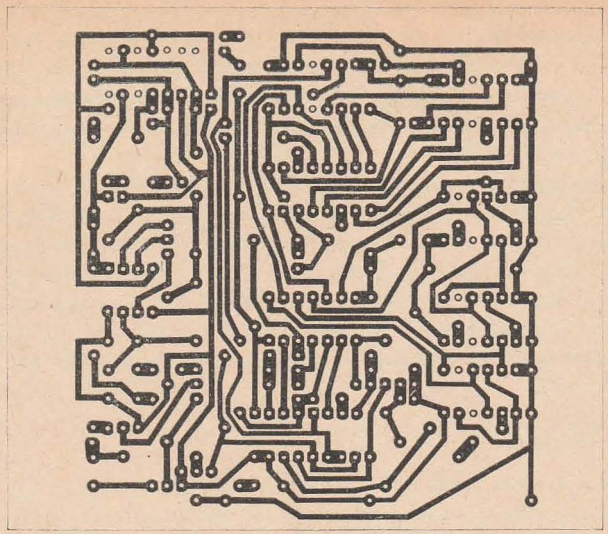


Bild 9.6 b

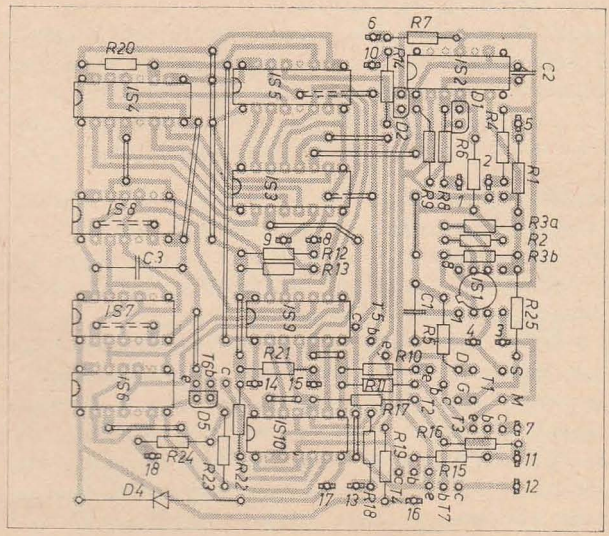


Bild 9.6 c

Die Stromversorgung der Schaltung besteht aus stabilisierten Strecken von +12 V, +5 V und −6 V, deren Z-Dioden *V*01, *V*03 und *V*04 bereits auf der Leiterplatte enthalten sind. Die Widerstandswerte von *R*1 und *R*7 richten sich nach der Spannung $-U_B$ und $+U_B$ und nach den Betriebsströmen ($-I_B$ etwa 15 mA, $+I_B$ etwa 20 mA).
Der Leistungsschalter ist durch die beiden Relais (K1, K2) symbolisch dargestellt. Er läßt sich praktisch z. B. durch Relais *GBR 20.1* (U_H = 12 V), aber auch durch optokopplergesteuerte Triacs realisieren. Bei der in Bild 9.6b dargestellten Leiterplatte befinden sich die Bauelemente innerhalb der Umrahmung. Bild 9.6c zeigt die Bestückungsseite dazu. Sie erhält eine Anzahl von Brücken, wenn man nicht doppelt kaschiertes Material verarbeiten will.

9.6. Abgleich

Der Abgleich am Gerät beschränkt sich auf das Analog-Steuerteil. Zuerst führt man den Offsetabgleich des Integrators durch. Dazu wird S3 auf Dauerlicht geschaltet. Für *R*3a oder *R*3b wird ein Widerstand eingesetzt, mit dem sich am Ausgang des Integrators eine Spannung von 0 mV einstellt.
Zur Skalenkalibrierung der Potentiometer für die Papierempfindlichkeit werden beide auf Linksanschlag gestellt. Das über S1a nicht belastete Potentiometer wird dann kalibriert. Dazu ist die Spannung am Schleifer hochohmig zu messen. Danach markiert man jeweils den Skalenwert. Anschließend wird die Spannung mit dem Potentiometer auf den $\sqrt[3]{2}$-fachen Wert ($\approx$1,26) erhöht und wieder markiert. Das wiederholt man bis zum Rechtsanschlag.
Mit dem Gerät werden dann entsprechend dem folgenden Abschnitt Probeabzüge angefertigt. Rechtsdrehung am Potentiometer entspricht längerer Belichtung (1 Skt. $\triangleq$ 26%, 2 Skt. $\triangleq$59%, 3 Skt. $\triangleq$ 100%). Der Skalenbereich verschiebt sich um 3 Skt. nach links, wenn der Wert des Integrationskondensators *C*1 verdoppelt wird, d. h., das Potentiometer läßt sich elektrisch weiter nach rechts drehen, das Gerät wird unempfindlicher. Es empfiehlt sich, den Kondensator so zu dimensionieren, daß das Potentiometer bei mittlerer Papierempfindlichkeit elektrisch auf Mitte steht. Für unterschiedliche Kondensatorabmessungen sind dazu auf der Leiterplatte mehrere Löcher vorgesehen.

9.7. Bedienung

Der Einsatz als Lichtmengenschalter erfordert zusätzlich eine Halterung für die Meßsonde und nach Möglichkeit ein Linsensystem zur Abbildung des vom Fotopapier reflektierten Lichtes auf der aktiven Fläche des Fotoelements.
Arbeitsgänge:

- Meßsonde auf das Fotopapier ausrichten.
- Potentiometer für Papierempfindlichkeit mit S1 wählen.
- Papierempfindlichkeit durch Probeabzüge ermitteln. Zur Belichtung erst Meßtaste S5, dann zusätzlich S4 drücken. Rechtsdrehung am Potentiometer ergibt längere Belichtungszeit.
- Irrtümlich eingeleiteten Belichtungsvorgang durch kurzzeitiges Schalten auf Dauerlicht mit S3 unterbrechen.
- Sollen mehrere Bilder vom gleichen Negativ und mit der gleichen Einstellung angefertigt werden, so kann der Zeit-Intervallspeicher genutzt werden (ab 2. Abzug nur noch Belichtungstaste S4 drücken).
- Für andere Papiersorte die Papierempfindlichkeit mit dem zweiten Potentiometer ermitteln (S1 umschalten).

Vorteil: Automatischer Belichtungsvorgang
Nachteil: Zusätzliche Halterung für die Meßsonde nötig. Belichtet wird entsprechend der mittleren Helligkeit des Negativs; überwiegend dunkle Bilder werden zu hell, überwiegend helle zu dunkel dargestellt.
Der Einsatz als Memory-Lichtmengenspeicher erfordert folgende Arbeitsgänge:

- Potentiometer für Papierempfindlichkeit wählen,
- Meßsonde an Stelle des Fotopapiers einlegen. Nachfolgend Papierempfindlichkeit bei hellen, dunklen oder mittleren Bildteilen (helle und dunkle Bildteile gleichmäßig über die aktive Fläche des Fotoelements verteilt) ermitteln. Bei den weiteren Lichtmengenmessungen muß man dann natürlich die erstmals gewählte Meßmethode beibehalten.
- Mit der im Meßvorgang ermittelten Belichtungszeit Fotopapier belichten (Fotopapier unterlegen und Taste S4 drükken). Ergeben sich nach der Entwicklung zu helle Bilder, vor dem erneuten Messen Potentiometer nach rechts drehen.

— Mehrere Bilder vom gleichen Negativ mit der gleichen Einstellung werden durch Drücken von S4 belichtet.
— Zwischengefügte Herausvergrößerungen: Vor dem Meßvorgang mit Schalter S2 zweiten Speicherplatz einschalten. Belichtung wie oben beschrieben.
— Zweite Papiersorte berücksichtigen und irrtümlich eingeleitete Meß- und Belichtungsvorgänge unterbrechen, wie bereits beschrieben.

Vorteil: Keine zusätzlichen Einrichtungen erforderlich. Dunkle bzw. helle Bildpartien lassen sich richtig belichten. Während des Belichtens bleibt die Dunkelkammerbeleuchtung eingeschaltet.
Nachteil: Für jede Änderung der Vergrößerung, für jedes neue Negativ (ausgenommen gleichartige Negative) ist ein neuer Meßvorgang erforderlich.
Anmerkung: Notieren der „Papierkonstante" auf der Verpackung spart oft das erneute Ermitteln der Papierempfindlichkeit.

Literatur

[1] *Landgraf-Dietz, D.:* Statischer 1024-Bit-Speicher *U 202 D.* radio-fernsehen-elektronik 29 (1980) H. 1, S. 21–23

[2] *H. B.:* Wie funktioniert ein statisches NMOS-RAM? Chip (1980) H. 8, S. 86–89

[3] *Lancaster, D.:* What's a RAM? Radio-Electronics 49 (1974) H. 9, S. 50–53, 78, 79, 98

[4] *Knobloch, J.:* Dynamischer 1-K-bit-Speicher *U 253.* radio-fernsehen-elektronik 27 (1978) H. 10, S. 652–654

[5] *Jorke, G.:* Dynamische Halbleiterspeicher mit Dreitransistorzelle. radio-fernsehen-elektronik 27 (1978) H. 10, S. 649–652

[6] —.: Bipolarni peměti RAM, ROM: *MH 7489, MH 74188, MH 74 S 201.* Tesla Rožnov 1977

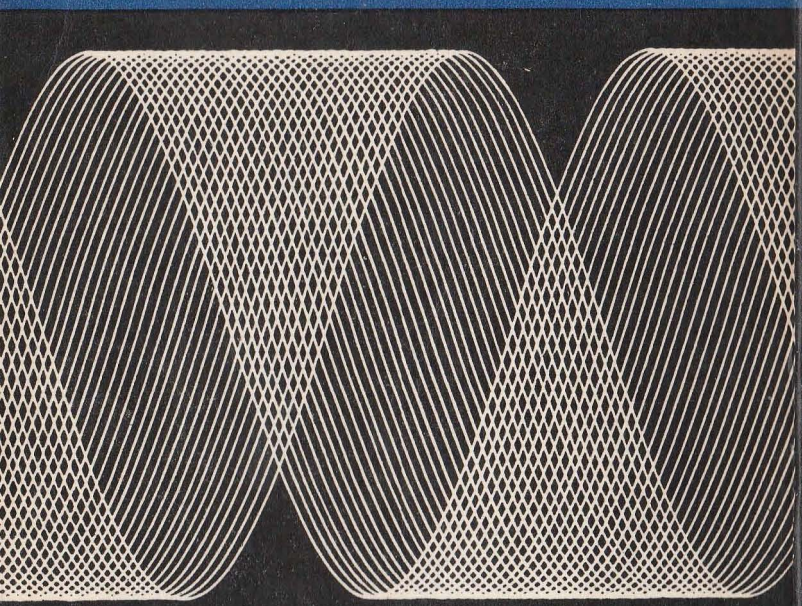
[7] *Reuter, B.:* Speicher-Morsetaste mit TTL-Schaltkreisen. FUNKAMATEUR 29 (1980) H. 2, S. 84–87

[8] *Bläsing, K.-H., Schlenzig, K.:* Musik vom Chip. Originalbauplan Nr. 48, Militärverlag der DDR, Berlin 1982

[9] *Mims, F. M.:* Read/write memories (RAM's), part 1. Popular Electronics 12 (1977) H. 12, S. 90, 91, 96

[10] *Bläsing, K.-H., Schlenzig, K.:* Morseübungsgerät mit Speicherschaltkreis *U 202 D.* FUNKAMATEUR 30 (1981) H. 3, S. 134–138

[11] *Schlenzig, K.:* Spiele mit Schall. Originalbauplan Nr. 45, Militärverlag der DDR, Berlin 1981

[12] *Müller, W.:* Elektronische Bauelemente in Geräten der Fototechnik. Mikroelektronik in der Amateurpraxis, Militärverlag der DDR, Berlin 1981

[13] *Schlenzig, K.:* Selen-Optoelektronik, Fotoelektronische Effekte in der Amateurpraxis. Reihe electronica, Bd. 114, Militärverlag der DDR, Berlin 1973